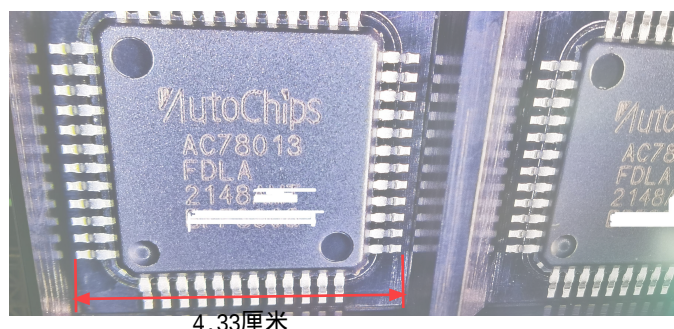




供应AC78013FDLA 15867339858 王R

AC780x 数据手册

适用于以下产品:



AC78015MDQA , AC78015FDLA , AC78015MCQI , AC78015MDQI ,
AC78015FCLI , AC78015FDLI , AC78013MBQA , AC78013MCQA ,
AC78013MDQA , AC78013FCLA , AC78013FDLA , AC78013MBQI ,
AC78013MCQI , AC78013MDQI , AC78013FCLI , AC78013FDLI ,
AC78012PBTA , AC78012PBTI , AC78012MBQI , AC78012MCQI ,
AC78012MDQI , AC78012FBLI , AC78012FCLI , AC78012FDLI

版本: 0.6

日期: 2020-04-29

© 2013 – 2018 AutoChips Inc.

本文档包含杰发科技的专有信息。未经授权，严禁复制或披露本文档包含的任何信息。
本文档如有更改，不另行通知。

文档修订记录

版本	日期	作者	描述
0.1	2020-02-18	AutoChips	初版
0.2	2020-02-27	AutoChips	1. 更新型号命名规则; 2. 调整特性描述部分 feature 描述顺序以及协处理器描述。
0.3	2020-04-08	AutoChips	1. 增加 pinmux 部分。
0.4	2020-04-13	AutoChips	1. 修正 pinmux 部分描述。
0.5	2020-04-16	AutoChips	1. 添加 thermal 信息。
0.6	2020-04-29	AutoChips	1. 添加功耗信息; 2. 修正 ADC 部分描述; 3. 增加 block diagram。



芯博源

目录

文档修订记录.....	2
1 主要特性	5
2 整体框图	6
3 器件标识	7
3.1 说明.....	7
3.2 格式.....	7
3.3 字段.....	7
3.4 示例.....	7
4 参数分类	8
5 额定值	9
5.1 热学操作额定值.....	9
5.2 湿度操作额定值.....	9
5.3 ESD 操作额定值	9
5.4 电压和电流操作额定值.....	10
6 通用	11
6.1 静态电气规格	11
6.1.1 电源和地引脚.....	11
6.1.2 DC 特性	12
6.1.3 电源电流特性	14
6.2 动态规格	16
6.2.1 控制时序	16
6.2.2 PWM 模块时序	17
6.3 热规格	17
6.3.1 热特性.....	17
7 外设工作要求和行为	20
7.1 内核模块	20
7.1.1 SWD 电气规格.....	20
7.2 外部振荡器 (OSC) 和内部时钟源(ICS) 特性	20
7.2.1 外部振荡器(OSC) 特性	20
7.2.2 内部 RC 特性	21
7.2.3 PLL 特性	21
7.3 片内 Flash 规格.....	22
7.4 模拟.....	22

7.4.1	ADC 和温度传感器特性	22
7.4.2	模拟比较器 (ACMP) 电气规格	24
7.5	通信接口	24
7.5.1	SPI 开关规格	24
7.5.2	CAN 特性	26
8	尺寸	27
8.1	LQFP48 封装信息	27
8.2	HVQFN32 封装信息	29
8.3	TSSOP20 封装信息	31
9	引脚分配	33
9.1	信号多路复用和引脚分配	33
9.2	器件引脚分配	35



芯博源

1 主要特性

- 车规标准
 - 支持 AEC-Q100 Grade 1
- 性能
 - 高达 72 MHz 的 ARM® Cortex-M0+内核
 - 单周期 32 位乘法器
 - 快速 I/O 访问接口
 - 32 位协处理器(除法器/均方根)
- 存储器和存储器接口
 - 最高 128 KB 的片内 Flash
 - 最高 20 KB 的 SRAM, 支持 ECC
- 时钟
 - 振荡器 (Oscillator) – 支持 4 MHz 到 30 MHz 石英晶体振荡器; 可选低功耗或高增益振荡器
 - 内部时钟源 (ICS) – 内部 PLL, 集成内部或外部基准时钟源, 8 MHz 预校准内部基准时钟源, 可用于 72 MHz 系统时钟, 全温度范围误差 <1.1%
 - 内部 32 KHz 低功耗振荡器 (LPO)
- 系统外设
 - 电源管理模块(PMC) 有三个功率模式: 运行、待机和停止
 - 低压检测复位电路 (LVD)
 - 带独立时钟源的看门狗(WDOG)
 - 可编程循环冗余校验(CRC)模块
 - 串行线调试(SWD)接口
 - 1 个 4 通道 DMA
- 人机接口
 - 42 个通用输入输出接口 (GPIO)
 - 外部中断 (IRQ)模块
- 模拟模块
 - 1 个多达 12 通道、12 位 1Msps 的 SAR ADC, 可选硬件触发器 (ADC)
 - 1 个包含 6 位 DAC 和可编程参考输入的模拟比较器(ACMP)
- 定时器
 - 2 个 8 通道互补脉宽调制 (PWM) 单元
 - 1 个 4 通道周期性中断定时器 (TIMER)
 - 2 个脉宽定时器 (PWDT)
 - 1 个实时时钟 (RTC)
- 通信接口
 - 1 个 CAN-FD 模块, 兼容 CAN
 - 3 个 UART 模块 (其中 2 路支持 Software LIN)
 - 2 个 SPI 模块
 - 2 个 I2C 模块
- 操作特性
 - 电压范围: 2.7 到 5.5 V
 - 温度范围 (环境): -40 到 125°C
- 封装选项
 - 48 引脚 LQFP
 - 32 引脚 HVQFN
 - 20 引脚 TSSOP

2 整体框图

下图展示了 AC780x 芯片级整体框架结构。

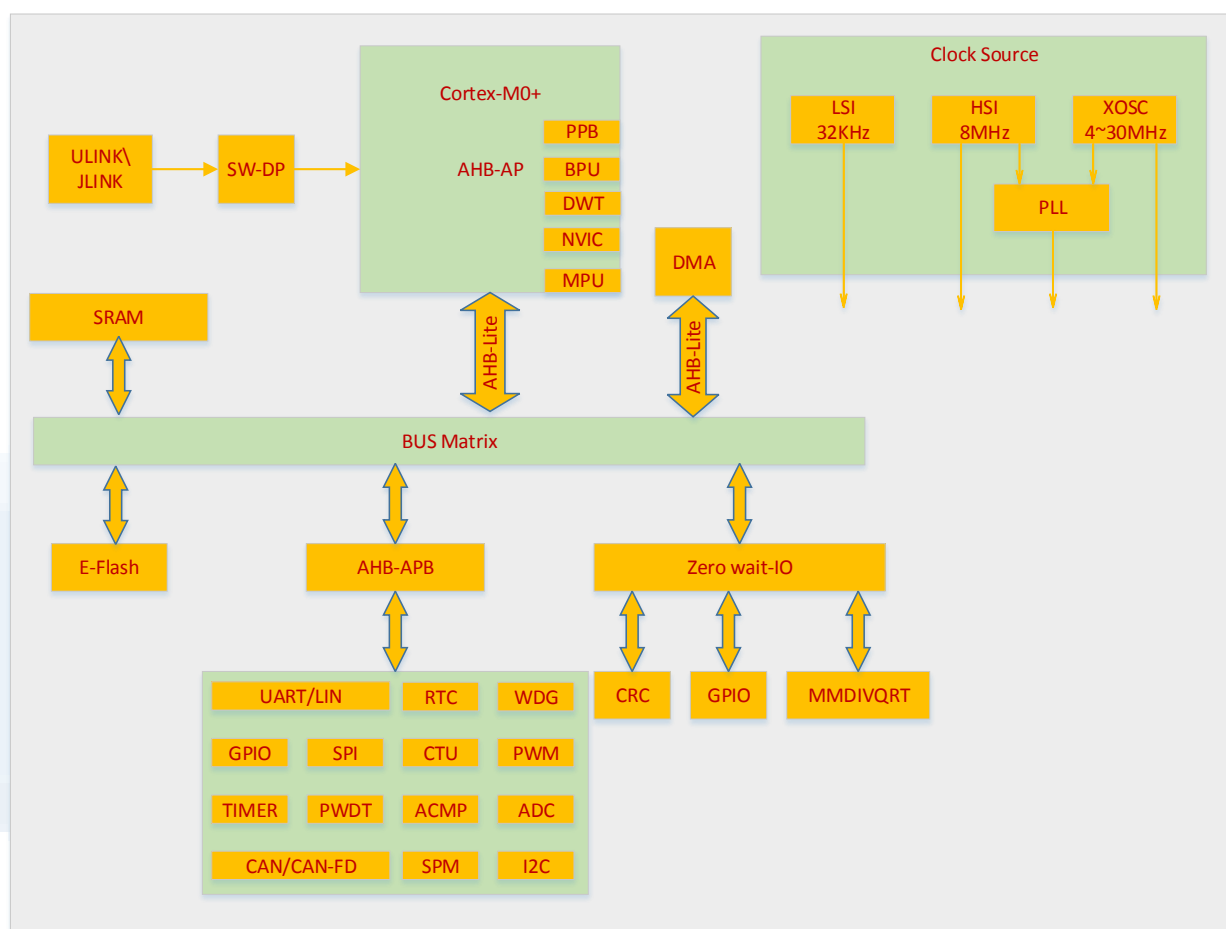


图 2-1 AC780x 整体框图

3 器件标识

3.1 说明

芯片器件型号包含可识别具体器件的字段。您可以使用这些字段的值来区分收到的具体器件。

3.2 格式

此设备的器件编号采用如下格式：

AC## GTUFPN

3.3 字段

下表列出器件编号中每个字段的可能值（并非所有组合都有效）

表 2-3 器件编号字段说明

字段	说明	值
AC	AutoChips	• AC
7	AutoChips mcu 系列	• 7
8	汽车通用型	• 8
0	Core Platform	• 0= Cortex-M0+
1	特定功能位	• 1:区分性能/版本
3		• 3:产品子系列 3=支持 CAN-FD/CAN , 2 不支持 CAN-FD/CAN
F	引脚数目	• P = 20 • M = 32 • F = 48 • H = 64
D	Flash 存储器大小	• A = 16KB • B = 32KB • C = 64KB • D= 128KB
L	封装类型	• L = LQFP • Q = QFN • T = TSSOP
A	温度范围(°C)	• A= AEC-Q100 Grade 1(-40~125°C) • I= -40~105°C • C= -40~85°C

3.4 示例

器件编号示例为：AC78013FDLA。

4 参数分类

下表中显示的电气参数通过不同的方法来保证达到要求。为了便于客户更好地理解，将使用如下的分类，并在表中适当的位置相应标记参数。

表 3-1 参数分类

P	在对每个设备进行生产测试时确保达到这些参数要求。
C	通过不同制程的、具有统计意义的相关样本数量的测量结果来保证这些参数要求。
T	除非另有说明，否则通过统计典型条件下典型器件的小规模样本测量值来保证这些参数要求。此类别包含典型列中所示的所有值。
D	这些参数主要来自于仿真。



芯博源

5 额定值

5.1 热学操作额定值

表 4-1 热学操作额定值

符号	说明	最小值	最大值	单位	附注
TSTG	存储温度	-55	150	°C	1
TSDR	焊接温度, 无铅	—	260	°C	2

1. 根据 JEDEC JESD22-A103 标准中“高温存储寿命”来确定;
2. 根据 IPC/JEDEC J-STD-020 标准中“非密封固态表面贴装设备湿度/再流焊灵敏度分类”确定。

5.2 湿度操作额定值

表 4-2 湿度操作额定值

符号	说明	最小值	最大值	单位	附注
MSL	湿度灵敏度级别	—	3	—	1

1. 根据 IPC/JEDEC J-STD-020 标准中“非密封固态表面贴装设备湿度/再流焊灵敏度分类”确定。

5.3 ESD 操作额定值

表 4-3 ESD 操作额定值

符号	说明	最小值	最大值	单位	附注
VHBM	静电放电电压, 人体放电模式	-4000	4000	V	1
VCDM	静电放电电压, 设备充电模式	-750	750	V	2
ILAT	125°C 温度环境下的门锁电流	-100	100	mA	3

1. 根据 AEC-Q100-002-D, HUMAN BODY MODEL ELECTROSTATIC DISCHARGE TEST 来确定。
2. 根据 AEC-Q100-011-C1, CHARGED DEVICE MODEL (CDM) ELECTROSTATIC DISCHARGE TEST 确定。
3. 根据 AEC-Q100-004-D, IC LATCH-UP TEST 确定。
 - 在 125 °C 环境温度下进行测试 (II 类);
 - 电源组 1.5 Vccmax

5.4 电压和电流操作额定值

绝对最大额定值仅为应力额定值，并不保证最大值时的功能操作。超过下表中指定的应力可能影响器件的可靠性或对器件造成永久性损坏。有关功能操作条件的更多信息，请参考此文档中的其他表格。

该器件包含防止高静态电压或电场造成损坏的电路，但建议采取预防措施，以避免实际应用中高于额定电压的输入造成这部分电路的损坏。未用输入引脚连接到适当的逻辑电压电平（例如，V_{SS} 或 V_{DD}）或使能相关引脚的内部上拉电阻，可增强操作的可靠性。

表 4-4 电压和电流操作额定值

符号	说明	最小值	最大值	单位
V _{DD}	数字电源电压	-0.3	6	V
I _{DD}	流入 V _{DD} 的最大电流	—	60	mA
V _{IN}	除开漏引脚之外的输入电压	-0.3	V _{DD} + 0.3 ¹	V
	开漏引脚的输入电压	-0.3	V _{DD} + 0.3 ¹	V
I _D	单引脚瞬态最大电流限值(适用于所有端口引脚)	-20	20	mA
V _{DDA}	模拟电源电压	V _{DD} - 0.3	V _{DD} + 0.3	V

1. 最大额定 V_{DD} 也适用于 V_{IN}。

6 通用

6.1 静态电气规格

6.1.1 电源和地引脚

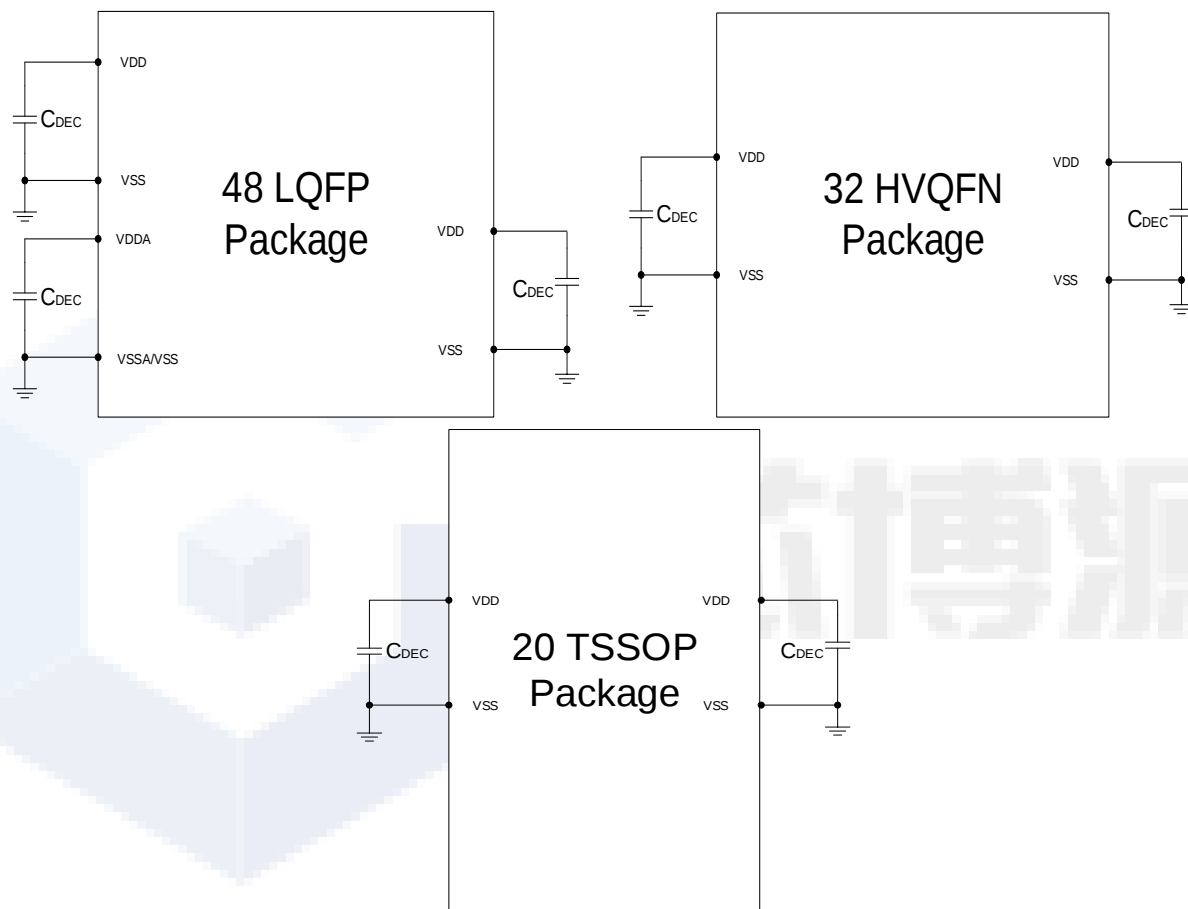


图 5-1 电压引脚去耦

1. V_{DD} 和 V_{DDA} 在板上需连接到同一个供电电源。
2. 所有的退耦电容都需要使用 X7R 类型的低 ESR 值陶瓷电容，电容值建议是 0.1 μ F。
3. 为了使电源引脚有更好的性能，建议使用 10 μ F、0.1 μ F 和 1 nF 电容并联形成退耦网络。
4. 所有的退耦电容都必须尽可能地靠近相应的电源和地引脚放置。

6.1.2 DC 特性

本节包括有关电源要求和 I/O 引脚特性的信息。

表 5-1 DC 特性

符号	C	说明		最小值	典型值	最大值	单位
—	—	工作电压		2.7	—	5.5	V
VOH	P	输出高电压	驱动强度	5 V, Iload = -5, -10, -15, -20mA	0.85×VDD	—	V
	C			3 V, Iload = -3.6, -7.2, -10.8, -14.4 mA	0.8×VDD	—	V
IOHT	D	输出高电压	所有端口的最大总输出高电流 IOH	5 V	—	—	30 mA
				3 V	—	—	20
VOL	P	输出低电压	驱动强度	5 V, Iload = 5, 10, 15, 20mA	—	—	0.15×VDD V
	C			3 V, Iload = 3.6, 7.2, 10.8, 14.4 mA	—	—	0.2×VDD V
IOLT	D	输出低电压	所有端口的最大总输出低电流 IOL	5 V	—	—	30 mA
				3 V	—	—	20
VIH	P	输入高电压	全部数字输入	4.5≤VDD<5.5 V	0.65 × VDD	—	VDD + 0.3 V
				2.7≤VDD<4.5 V	0.70 × VDD	—	VDD + 0.3
VIL	P	输入低电压	全部数字输入	4.5≤VDD<5.5 V	-0.3	—	0.35 × VDD V
				2.7≤VDD<4.5 V	-0.3	—	0.30 × VDD
Vhys	C	输入迟滞	全部数字输入	—	0.06 × VDD	—	mV
Iin	P	输入漏电流	每个引脚 (高阻抗输入模式下的引脚)	VIN = VDD 或 VSS	-1	0.1	1 μA
IINTOT	C	所有端口引脚的总漏电流	高阻抗输入模式下的引脚	VIN = VDD 或 VSS	0	0.1	2 μA
RPU	P	上拉电阻	所有数字输入并使能内部上拉	—	40	75	190 kΩ
IIC	D	DC 注入电流 4,5,6	单引脚限值	VIN < VSS, VIN > VDD	-2	—	2 mA

			总 MCU 限值, 包括所有应力引 脚的总和		-5	—	25	
C _{in}	C	输入电容, 所有引脚		—	—	5	7	pF
V _{RAM}	C	RAM 保留电压		—	2	—	—	V

表 5-2 LVD /POR / AVDD 电压告警规格

符号	C	说明		最小值	典型值	最大值	单位
VPOR	D	POR 重置电压 ¹		1.6	1.8	2	V
VLVDL	C	下降沿低压检测阈值—低量程(LVDV= 0)		2.5	2.55	2.6	V
VLVDH	C	下降沿低压检测阈值—高量程 (LVDV=1) ²		4.1	4.2	4.3	V
VHYSLVD	C	低压检测迟滞		—	50	—	mV
VLWV1H	C	下降沿低压告警阈 值— 高量程	1 级下降沿(LVWV = 00)	4.2	4.3	4.4	V
VLWV2H	C		2 级下降沿(LVWV = 01)	4.3	4.4	4.5	V
VLWV3H	C		3 级下降沿(LVWV = 10)	4.4	4.5	4.6	V
VLWV4H	C		4 级下降沿(LVWV = 11)	4.5	4.6	4.7	V
VLWV1L	C	下降沿低压告警阈 值—低量程	1 级下降沿(LVWV = 00)	2.5	2.6	2.7	V
VLWV2L	C		2 级下降沿(LVWV = 01)	2.6	2.7	2.8	V
VLWV3L	C		3 级下降沿(LVWV = 10)	2.7	2.8	2.9	V
VLWV4L	C		4 级下降沿(LVWV = 11)	2.8	2.9	3	V
VHYSPVD	C	高量程低压检测迟滞		—	50	—	mV
VBG	P	经过缓冲的带隙输出 ³		1.19	1.2	1.21	V

1. 最大值是 POR 可以保证的最高电压值；
2. 上升沿阈值=下降沿阈值+ 迟滞电压；
3. 电压已在 V_{DD} = 5.0 V, Temp = 25 °C 下进行出厂调整。

6.1.3 电源电流特性

表 5-3 供电电流特性

参数	符号	内核/总线频率	V _{DD} (V)	25°C ¹	85°C	105°C	125°C ²	单位
LFOSC+PLL, 使能所有模块时钟	RI _{DD}	72/36 MHz	5	TBD	TBD	TBD	TBD	mA
		48/48 MHz		TBD	TBD	TBD	TBD	
		48/24 MHz		TBD	TBD	TBD	TBD	
		24/24 MHz		TBD	TBD	TBD	TBD	
		12/12 MHz		TBD	TBD	TBD	TBD	
		72/36 MHz	3.3	TBD	TBD	TBD	TBD	
		48/48 MHz		TBD	TBD	TBD	TBD	
		48/24 MHz		TBD	TBD	TBD	TBD	
		24/24 MHz		TBD	TBD	TBD	TBD	
		12/12 MHz		TBD	TBD	TBD	TBD	
LFOSC+PLL, 禁用并关闭所有模块时钟	RI _{DD}	72/36 MHz	5	TBD	TBD	TBD	TBD	mA
		48/48 MHz		TBD	TBD	TBD	TBD	
		48/24 MHz		TBD	TBD	TBD	TBD	
		24/24 MHz		TBD	TBD	TBD	TBD	
		12/12 MHz		TBD	TBD	TBD	TBD	
		72/36 MHz	3.3	TBD	TBD	TBD	TBD	
		48/48 MHz		TBD	TBD	TBD	TBD	
		48/24 MHz		TBD	TBD	TBD	TBD	
		24/24 MHz		TBD	TBD	TBD	TBD	
		12/12 MHz		TBD	TBD	TBD	TBD	
XOSC+PLL, 使能所有模块时钟	RI _{DD}	72/36 MHz	5	TBD	TBD	TBD	TBD	mA
		48/48 MHz		TBD	TBD	TBD	TBD	
		48/24 MHz		TBD	TBD	TBD	TBD	
		24/24 MHz		TBD	TBD	TBD	TBD	
		12/12 MHz		TBD	TBD	TBD	TBD	
		72/36 MHz	3.3	TBD	TBD	TBD	TBD	

		48/48 MHz		TBD	TBD	TBD	TBD	
		48/24 MHz		TBD	TBD	TBD	TBD	
		24/24 MHz		TBD	TBD	TBD	TBD	
		12/12 MHz		TBD	TBD	TBD	TBD	
XOSC+PLL, 禁用并关闭所有模块时钟	RlDD	72/36 MHz	5	TBD	TBD	TBD	TBD	mA
		48/48 MHz		TBD	TBD	TBD	TBD	
		48/24 MHz		TBD	TBD	TBD	TBD	
		24/24 MHz		TBD	TBD	TBD	TBD	
		12/12 MHz		TBD	TBD	TBD	TBD	
		72/36 MHz	3.3	TBD	TBD	TBD	TBD	
		48/48 MHz		TBD	TBD	TBD	TBD	
		48/24 MHz		TBD	TBD	TBD	TBD	
		24/24 MHz		TBD	TBD	TBD	TBD	
		12/12 MHz		TBD	TBD	TBD	TBD	
休眠模式 LFOSC+PLL, 使能所有模块时钟		72/36 MHz	5	TBD	TBD	TBD	TBD	mA
		48/48 MHz		TBD	TBD	TBD	TBD	
		48/24 MHz		TBD	TBD	TBD	TBD	
		24/24 MHz		TBD	TBD	TBD	TBD	
		12/12 MHz		TBD	TBD	TBD	TBD	
		72/36 MHz	3.3	TBD	TBD	TBD	TBD	
		48/48 MHz		TBD	TBD	TBD	TBD	
		48/24 MHz		TBD	TBD	TBD	TBD	
		24/24 MHz		TBD	TBD	TBD	TBD	
		12/12 MHz		TBD	TBD	TBD	TBD	
休眠模式 XOSC+PLL, 使能所有模块时钟	WlDD	72/36 MHz	5	TBD	TBD	TBD	TBD	mA
		48/48 MHz		TBD	TBD	TBD	TBD	
		48/24 MHz		TBD	TBD	TBD	TBD	
		24/24 MHz		TBD	TBD	TBD	TBD	
		12/12 MHz		TBD	TBD	TBD	TBD	
		72/36 MHz	3.3	TBD	TBD	TBD	TBD	

		48/48 MHz		TBD	TBD	TBD	TBD	
		48/24 MHz		TBD	TBD	TBD	TBD	
		24/24 MHz		TBD	TBD	TBD	TBD	
		12/12 MHz		TBD	TBD	TBD	TBD	
停止模式 (RTC/GPIO/I2C/SPI/UART/CAN 可以唤醒) ³	SlDD	—	5	TBD	TBD	TBD	TBD	μA
		—	3.3	5	TBD	TBD	TBD	
待机模式(RTC 打开, RTC/NMI 可以唤醒) ³	SlDD	—	5	TBD	TBD	TBD	TBD	μA
		—	3.3	2	TBD	TBD	TBD	
ADC 使能下的停止模式电流	—	—	5	TBD	TBD	TBD	TBD	μA
			3.3	TBD	TBD	TBD	TBD	
ACMP 使能下的停止模式电流	—	—	5	TBD	TBD	TBD	TBD	μA
			3.3	TBD	TBD	TBD	TBD	
LVD 使能下的停止模式电流	—	—	5	TBD	TBD	TBD	TBD	μA
			3.3	TBD	TBD	TBD	TBD	

1. 典型列里的数据在 25 °C VDD=3.3/5V 条件下的统计值或是推荐值；
2. 在 125 °C VDD=3.3/5V 条件下的统计值或是推荐值；
3. 在典型情况下，RTC 会导致 IDD 增加不超过 1 μA ，RTC 时钟源为 32 KHz LPO 时钟；

6.2 动态规格

6.2.1 控制时序

表 5-4 控制时序

编号	C	额定值	符号	最小值	典型值 ¹	最大值	单位
1	D	系统和内核时钟($t_{\text{sys}} = 1/f_{\text{sys}}$)	f_{sys}	DC	—	72	MHz
2	P	总线频率($t_{\text{cyc}} = 1/f_{\text{bus}}$)	f_{bus}	DC	—	72	MHz
3	P	内部低功耗振荡器频率	f_{LPO}		32		KHz
4	D	外部复位脉冲宽度 ²	t_{extrst}	$1.5 \times t_{32k}$	—	—	ns
5	D	IRQ 脉冲宽度	运行模式 ³	$t_{\text{ILIH}}/ t_{\text{IHIL}}$	$1.5 \times t_{\text{sys}}$	—	ns
	D		停止模式 ³	$t_{\text{ILIH}}/ t_{\text{IHIL}}$	$1.5 \times t_{32k}$	—	ns
6	C	端口上升和下降时间- 标准驱动强度 (负载 = 50 pF) ⁴	—	t_{Rise}	—	10.2	ns
	C		—	t_{Fall}	—	9.5	ns
	C		—	t_{Rise}	—	5.4	ns

	C	端口上升和下降时间- 高驱动强度(负载 = 50 pF) ⁴	t _{fall}	—	4.6	—	ns
--	---	---	-------------------	---	-----	---	----

1. 除非另有说明，否则典型值是指 $V_{DD}=5.0\text{ V}$ 、 $25\text{ }^{\circ}\text{C}$ 时的特性数据；
2. 这里保证可识别为 RESET_B 引脚请求的最短脉冲；
3. 这里保证可通过引脚同步电路的最短脉冲宽度。低于该宽度的脉冲有可能不被识别；
4. 时序按 20%的 V_{DD} 电平和 80%的 V_{DD} 电平显示，温度范围-40 至 $125\text{ }^{\circ}\text{C}$ 。

6.2.2 PWM 模块时序

同步电路决定可识别的最短输入脉冲。这些同步电路的工作时钟被称作 PWM 时钟。

表 5-5 PWM 输入时序

C	功能	符号	最小值	最大值	单位
D	定时器时钟频率	f _{PWM}	-	72M	Hz
D	输入捕捉脉冲宽度	t _{ICPW}	1.5	—	t _{PWM} ¹

1. $t_{PWM}=1/f_{PWM}$;

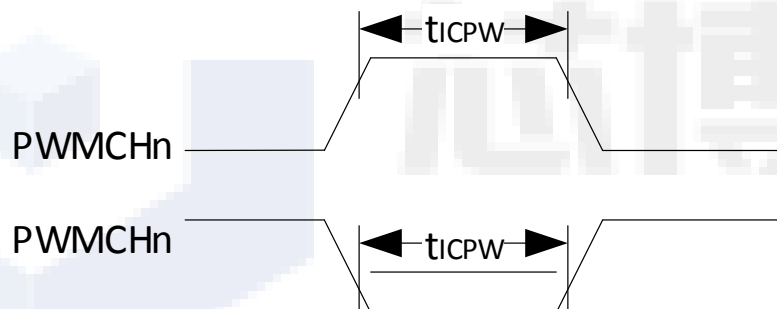


图 5-2 定时器输入捕捉脉冲

6.3 热规格

6.3.1 热特性

本节介绍有关工作温度范围、功耗和封装热阻的信息。I/O 引脚上的功耗通常比片上逻辑和电压调节器电路中的功耗少，且它由用户决定而非由 MCU 设计控制。要在功率计算中考虑 $P_{I/O}$ ，请确定实际引脚电压和 V_{SS} 或 V_{DD} 之间的电压差并乘以每个 I/O 引脚的引脚电流。除异常高引脚电流（高负载）外，引脚电压和 V_{SS} 或 V_{DD} 之间的压差将会很小。

表 5-6 热学属性

电路板类型	符号	说明	48	32	20	单位	附注
			LQFP	HVQFN	TSSOP		
单 层 (1S)	R _{0JA}	热阻, 结到外部环境(自然对流)	45.81	37.36	51.55	°C/W	1, 2
四层 (2s2p)	R _{0JA}	热阻, 结到外部环境(自然对流)	32.11	17.59	34.36	°C/W	1, 3
单 层 (1S)	R _{0JMA}	热阻, 结到外部环境 (空气速率为 200 英尺/分钟)	39.85	31.11	45.38	°C/W	1, 3
四 层 (2s2p)	R _{0JMA}	热阻, 结到外部环境 (空气速率为 200 英尺/分钟)	28.22	13.72	30.44	°C/W	1, 3
单 层 (1S)	R _{0JB}	热阻, 结到板	20.76	7.90	21.71	°C/W	4
四层 (2s2p)	R _{0JB}	热阻, 结到板	20.58	5.19	21.56	°C/W	4
单 层 (1S)	R _{0JC}	热阻, 结到管壳	25.02	27.08	27.67	°C/W	5
四层 (2s2p)	R _{0JC}	热阻, 结到管壳	25.02	27.08	27.67	°C/W	5
单 层 (1S)	Ψ _{JT}	热特性参数, 结到外封装顶部中心 (自然对流)	1.06	0.50	0.41	°C/W	6
四层 (2s2p)	Ψ _{JT}	热特性参数, 结到外封装顶部中心 (自然对流)	0.94	0.35	0.30	°C/W	6
单 层 (1S)	Ψ _{JB}	热特性参数, 结到外封装顶部中心 (自然对流)	20.60	7.75	21.51	°C/W	7
四层 (2s2p)	Ψ _{JB}	热特性参数, 结到外封装顶部中心 (自然对流)	20.50	5.17	21.47	°C/W	7

1. 结温是裸片大小、片上功耗、封装热阻、安装环境（板）温度、环境温度、气流、板上其他组件的功耗和板热阻的函数。
2. 基于 JEDEC JESD51-2 标准, 在单层板(JESD51-3)水平方向。
3. 基于 JEDEC JESD51-6, 在电路板(JESD51-7)水平方向
4. 裸片和印刷电路板上的热阻, 基于 JEDEC JESD51-8 标准。板温度在封装附近的板上表面测量。
5. 裸片和封装底部焊盘之间的热阻。忽略接触热阻。
6. 基于 JEDEC JESD51-2 标准, 热特性参数表示封装顶部和结温度之间的温差。未提供希腊字母时的热特性。
7. 基于 JEDEC JESD51-2 标准, 热特性参数表示封装底部和结温度之间的温差。未提供希腊字母时的热特性。

可通过以下公式计算平均芯片结温 (T_J) (以 °C 为单位):

$$T_J = T_A + (P_D \times \theta_{JA})$$

其中:

T_A = 环境温度，以 $^{\circ}\text{C}$ 为单位；

θ_{JA} = 封装热阻，结环境，以 $^{\circ}\text{C/W}$ 为单位；

$$P_D = P_{\text{int}} + P_{\text{I/O}}$$

$P_{\text{int}} = I_{\text{DD}} \times V_{\text{DD}}$ ，以瓦特为单位 — 芯片内部功率；

$P_{\text{I/O}}$ = 输入和输出引脚上的功耗 — 由用户决定；

对于大多数应用， $P_{\text{I/O}} \ll P_{\text{int}}$ ，且可以忽略。 P_D 和 T_J （如果忽略 $P_{\text{I/O}}$ ）之间的近似 关系是：

$$P_D = K \div (T_J + 273^{\circ}\text{C})$$

求解以上等式中的 K ：

$$K = P_D \times (T_A + 273^{\circ}\text{C}) + \theta_{JA} \times (P_D)^2$$

其中 K 是特定部分的常数。

通过测量已知 T_A 的 P_D （处于均衡状态）来确定 K 。使用此 K 值，可通过以上公式迭代求解任何 T_A 值来获得 P_D 和 T_J 值。



芯博源

7 外设工作要求和行为

7.1 内核模块

7.1.1 SWD 电气规格

表 6-1 SWD 全电压范围电气规格

符号	说明	最小值	最大值	单位
	工作电压	2.7	5.5	V
J1	SWD_CLK 工作频率 • 串行线调试	0	20	MHz
J2	SWD_CLK 周期	1/J1	—	ns
J3	SWD_CLK 时钟脉宽 • 串行线调试	20	—	ns
J4	SWD_CLK 上升和下降时间	—	3	ns
J9	到 SWD_CLK 上升的 SWD_DIO 输入数据建立时间	5	—	ns
J10	SWD_CLK 上升之后的 SWD_DIO 输入数据保持时间	5	—	ns
J11	SWD_CLK 高电平到 SWD_DIO 数据有效	—	41	ns

7.2 外部振荡器 (OSC) 和内部时钟源(ICS) 特性

7.2.1 外部振荡器(OSC) 特性

表 6-2 OSC 规格 (环境温度范围 = -40 至 125 °C)

编号	C	特性	符号	最小值	典型值	最大值	单位
1	C	振荡器频率	f _{hi}	4	—	30	MHz
2	D	反馈电阻	CL1, CL2	参见注释 1			
3	D	串联电阻	R _s	—	0	—	kΩ
4	C	晶振启动时间	t _{CST}		3		ms

注释 1: 对于 CL1 和 CL2, 推荐使用为高频率应用设计、满足晶振需求的高质量外部陶瓷电阻。CL1 和 CL2 通常大小相同。典型地, 晶振生产厂商指定一个反馈电阻, 它是 CL1 和 CL2 的线性组合。在确定 CL1 and CL2 的尺寸时, 必须包含 PCB 和 MCU 引脚电容 (10 pF 可用作组合引脚和电路板电容的粗略估计)。

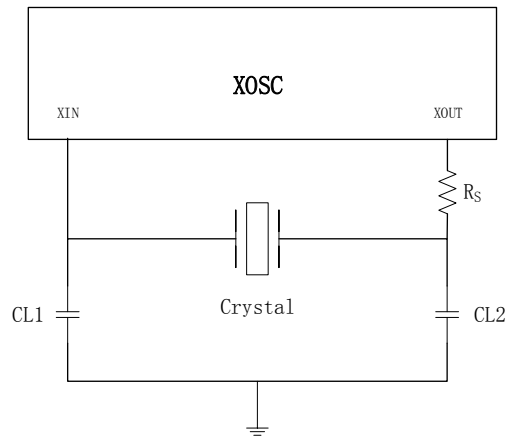


图 6-1 典型晶振或振荡器电路

7.2.2 内部 RC 特性

表 6-3 OSC 和 ICS 规格（环境温度范围 = -40 至 125 °C）

编号	C	特性		符号	最小值	典型值	最大值	单位
1	P	LFOSC 输出频率范围	温度范围： -40 °C 至 125°C	f _{fosc}	7.90	8	8.10	MHz
2	P	LPOSC 内部基准时钟频率，出厂已调整	T = 25 °C, V _{DD} = 5 V	f _{int_ft}	—	32	—	kHz
3	P	LPOSC 出厂已调整的 内部振荡器精度	T = 25 °C, V _{DD} = 5 V	Δf _{int_ft}	-1.5	—	1.5	%
4	C	LPOSC 在 T = 25 °C, V _{DD} = 2.7-5.5 V 的条件下调整，IRC 随温度变化产生的偏差	温度范围： -40 °C 到 125°C	Δf _{int_t}	-10	—	+10	%

7.2.3 PLL 特性

表 6-4 PLL 特性

编号	符号	参数	最小值	典型值	最大值	单位
1	f_{PLL_IN}	PLL 输入时钟频率	4		30	MHz
2	f_{PLL_REF}	PFD 参考时钟频率			8	MHz
3	f_{PLL_OUT}	PLL 输出时钟频率	9		750	MHz
4	f_{VCO_OUT}	VCO 输出频率	500		1500	MHz
工作环境温度：-40~125°C						

编号	符号	参数	最小值	典型值	最大值	单位
$f_{PLL_OUT} = f_{VCO_OUT} / \text{Postdiv}$, Postdiv 可以为 2,4,6,...,60,62						
$f_{PLL_REF} = f_{PLL_IN} / \text{Prediv}$, Prediv 可以为 1,2,4						

7.3 片内 Flash 规格

本节详细介绍了片内 Flash 存储器的编程/擦除时间和编程/擦除次数。

表 6-5 片内 Flash 特性

C	特性	符号	最小值	典型值	最大值	单位
D	-40°C 到 125 °C 温度环境下编程/擦除工作电压	$V_{\text{prog/erase}}$	2.7	—	5.5	V
D	读取操作的供电电压	V_{Read}	2.7	—	5.5	V
D	片内 Flash 总线频率	f_{SYS}	8	48	72	MHz
D	批量擦除(所有主块页)	t_{MER}	—	114.6	—	ms
D	页擦除(一页)	t_{PER}	—	114.6	—	ms
D	批量擦除校验	t_{MERV}	65600	—	131200	t_{cyc}
D	页擦除校验	t_{PERV}	535	—	1070	t_{cyc}
D	编程片内 Flash (1 个字)	t_{PRG1}	—	66.5	—	us
D	编程片内 Flash (n 个字, $n > 1$)	t_{PRGn}	—	$66.5 + 14.6 \times (n-1)$	—	us
C	片内 FLASH 寿命(擦除-编程循环次数) $T_A = -40^\circ\text{C}$ 至 125°C	n_{EDR}	10K	—	—	次
C	平均结温为 $T_{\text{Javg}} = 85^\circ\text{C}$ 下高达 10,000 编程/擦除周期后数据保持时间	t_{RET}	10	—	—	年

注: $t_{\text{cyc}} = 1 / f_{\text{SYS}}$ 。

7.4 模拟

7.4.1 ADC 和温度传感器特性

表 6-6 12 位 ADC 和温度传感器工作条件和特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{AVDD}	供电电压	绝对值	2.7	-	5.5	V
V_{IN}	输入电压范围	-	0	-	V_{AVDD}	V
R_{IN}	输入阻抗	-	-	-	5	k Ω
V_{REF}	缓冲输出	-	1.35	-	2.75	V

符号	参数	条件	最小值	典型值	最大值	单位
C _{ADC}	内部采样电容	-	-	2.3	-	pF
R _{ADC}	采样开关电阻	-	-	2.6	-	kΩ
f _{ADC}	ADC 时钟频率	-	-	-	24	MHz
f _{sample}	采样时间	-	280	-	-	ns
f _{trig}	采样频率	f _{ADC} =24 MHz	-	-	1	MHz
INL	积分非线性	-	-	1.5	-	LSB
DNL	差分非线性	-	-	1.5	-	LSB
CH	外部通道	-	-	-	12	-

表 6-7 12 位 ADC 和温度传感器工作条件和特性（续）

特性	条件	C	符号	最小值	典型值	最大值	单位
温度传感器斜率	-40 °C–125 °C	D	m	--	1.629	--	mV/°C
温度传感器电压	25 °C	D	V _{TEMP25}	--	0.72 ^[1]	--	V

[1]: 25°C 偏差需要通过 0x40003050[18:13] 来取得, 其中 bit18 为符号位, [17:13] 每个 bit 代表 0.5 度误差相对于 25 度

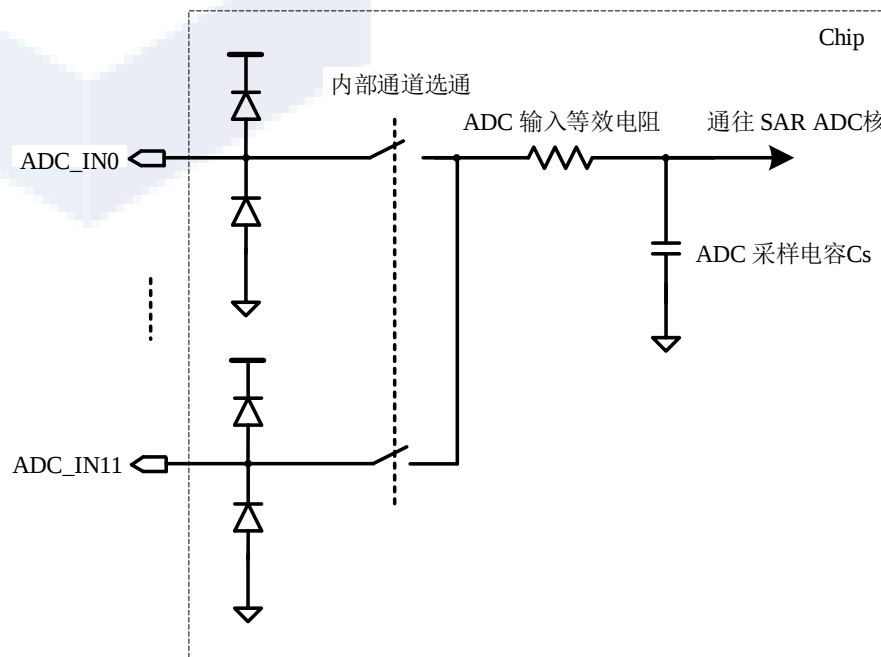


图 6-2 ADC 输入等效图

7.4.2 模拟比较器（ACMP）电气规格

表 6-8 比较器电气规格

C	特性	符号	最小值	典型值	最大值	单位
D	供电电压	V_{AVDD}	2.5	—	5.5	V
T	供电电流（工作模式）	I_{DDA}	—	—	20	μA
D	模拟输入电压	V_{AIN}	$V_{SS} - 0.3$	—	V_{AVDD}	V
P	模拟输入偏移电压	V_{AIO}	—	—	40	mV
C	模拟比较器迟滞电压（HYST=0）	V_H	—	20	—	mV
C	模拟比较器迟滞电压	V_H	—	40	—	mV
T	供电电流（关闭模式）	I_{DDAOFF}	—	—	100	nA
C	传播延迟	t_d	—	0.4	1	μs

7.5 通信接口

7.5.1 SPI 开关规格

串行外设接口(SPI)可为主从操作提供同步串行总线。用户可以自由配置多项传输参数。下面各表将介绍经典 SPI 时序模式的时序特性。有关修正传输格式的信息，请参见本芯片“参考手册”中的 SPI 一章。这些格式主要用于和速度较慢的外围设备通信。如无特殊说明，表中所有时序采用的电压阈值均为 20% 的 V_{DD} 和 80% 的 V_{DD} ，所有 SPI 引脚挂有 25 pF 的负载。所有时序均假定已针对所有 SPI 输出引脚禁用压摆率控制并启用高驱动强度。

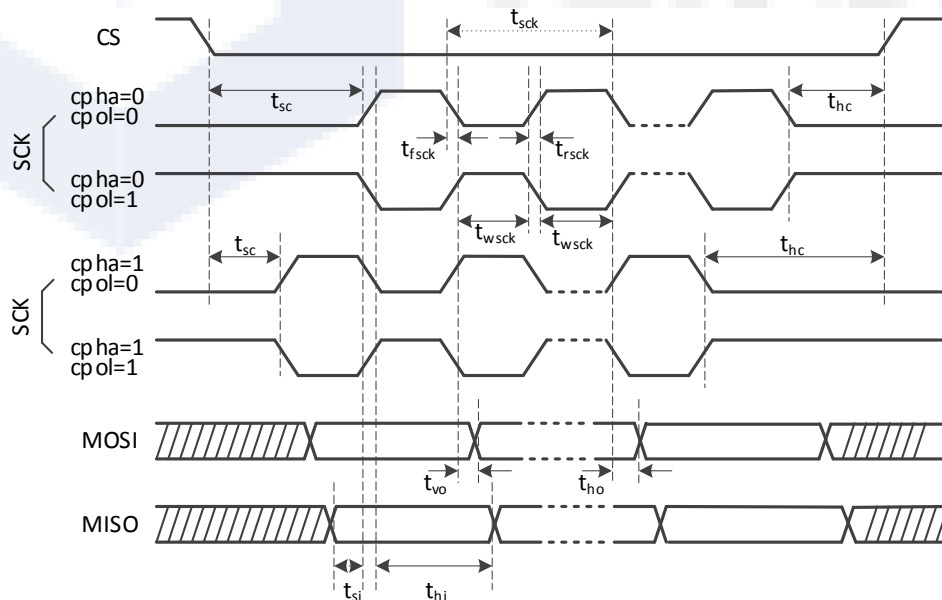


图 6-3 SPI 时序图 — 主机

表 6-9 SPI 特性 – 主机

符号	说明	最小值	最大值	单位	注解
f_{op}	操作频率	$f_{bus}/512$	$f_{bus}/2$	Hz	f_{bus} 是总线时钟
t_{sc}	CS 建立时间	$1 \times t_{bus}$	$256 \times t_{bus}$	ns	从 CS 下降沿到第一个 SCK 边沿的时间
t_{hc}	CS 保持时间	$1 \times t_{bus}$	$256 \times t_{bus}$	ns	从最后一个 SCK 边沿到 CS 上升沿的时间
t_{wsck}	时钟 (SCK) 高电平或低电平时间	$1 \times t_{bus}$	$256 \times t_{bus}$	ns	未考虑 t_{rsck} 和 t_{fsck}
t_{si}	数据输入建立时间	16	-	ns	
t_{hi}	数据输入保持时间	16	-	ns	
t_{vo}	数据输出有效时间	-	7	ns	
t_{ho}	数据输出保持时间	1	-	ns	
t_{rsck}	时钟输出上升时间				
t_{fsck}	时钟输出下降时间				

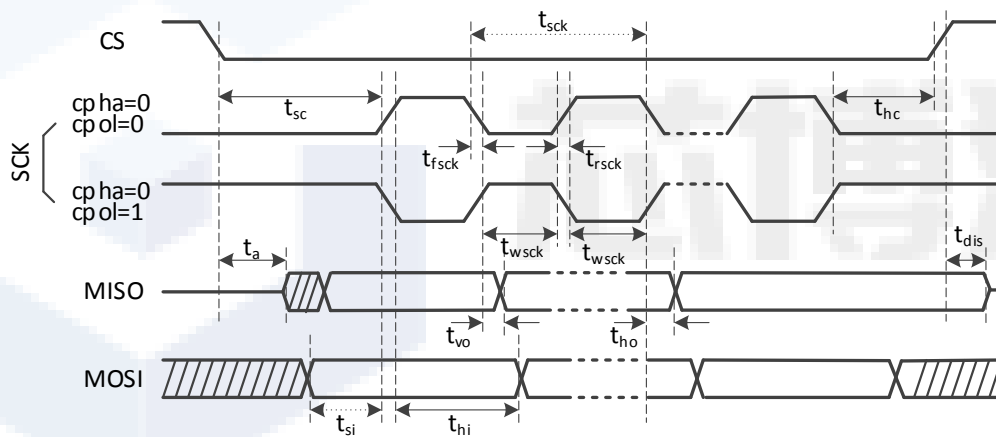


图 6-4 SPI 时序图 – 从机(cpha=0)

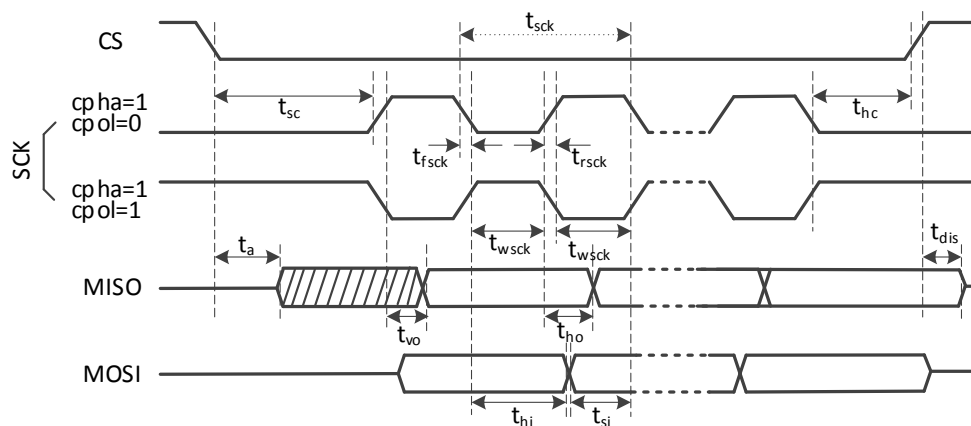


图 6-5 SPI 时序图 – 从机(cpha=1)

表 6-10 SPI 特性- 从机

符号	说明	最小值	最大值	单位	注解
f_{op}	操作频率	-	18M	Hz	
t_{sc}	CS 建立时间	$2 \times t_{bus}$	-	ns	从 CS 下降沿到第一个 SCK 边沿的时间
t_{hc}	CS 保持时间	$2 \times t_{bus}$	-	ns	从最后一个 SCK 边沿到 CS 上升沿的时间
t_a	从机访问时间	-	t_{bus}	ns	从高阻态到数据有效的时间
t_{dis}	从机 MISO 禁用时间	-	t_{bus}	ns	到高阻态状态的保持时间
t_{wsck}	时钟 (SCK) 高电平或低电平时间	30%	70%		未考虑时钟上升及下降时间
t_{si}	数据输入建立时间	12	-	ns	
t_{hi}	数据输入保持时间	28	-	ns	
t_{vo}	数据输出有效时间	-	36 ^[1] 29 ^[2]	ns	
t_{ho}	数据输出保持时间	14	-	ns	
t_{rsck}	时钟输入上升时间				
t_{fsck}	时钟输入下降时间				

[1]: GPIO 设置 00

[2]: GPIO 设置 10

7.5.2 CAN 特性

表 6-11 CAN 唤醒脉冲特性

参数	符号	最小值	典型值	最大值	单位
过滤掉的 CAN “显性” 唤醒脉冲参数	t_{WUP}	-	-	0.9	μs
有效的 CAN “显性” 唤醒脉冲参数	t_{WUP}	4.7	-	-	μs

8 尺寸

8.1 LQFP48 封装信息

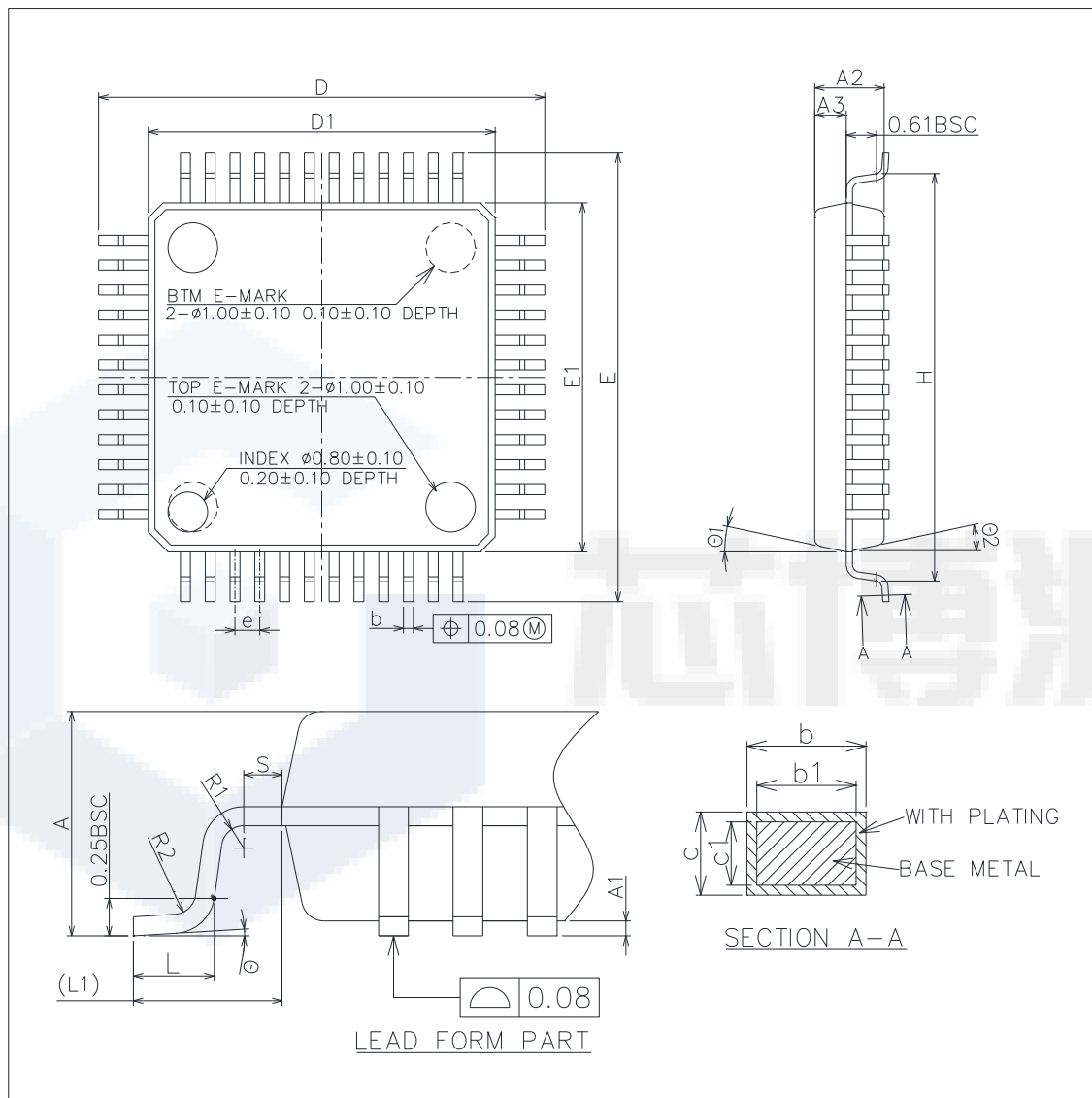


图 7-1 LQFP48 – 48 引脚，7 x 7 毫米低轮廓四方引脚扁平式封装外形

1. 该图绘制比例和实物比例有差别。

表 7-1 LQFP48 – 48 引脚，7 x 7 毫米低轮廓四方引脚扁平式封装机械数据

数据项	符号	最小值	标准值	最大值
总高度	A	—	—	1.60
站立高度	A1	0.05	—	0.15
模塑厚度	A2	1.35	1.40	1.45
框架到模塑高度	A3	0.59	0.64	0.69
引脚宽度	b	0.18	—	0.27
不含镀层的引脚宽度	b1	0.17	0.20	0.23
引线框架厚度	c	0.13	—	0.18
不含镀层的引线框架厚度	c1	0.117	0.127	0.137
外引脚间距	X	D	8.80	9.00
	Y	E	8.80	9.00
封装体尺寸	X	D1	6.90	7.00
	Y	E1	6.90	7.00
引脚间距	e	0.40	0.50	0.60
H	H	8.14	8.17	8.20
L	L	0.50	—	0.70
引脚长度	L1	1.00 REF		
引脚成型圆弧半径 R1	R1	0.08	—	—
引脚成型圆弧半径 R2	R2	0.08	—	0.20
S	S	0.20	—	—
角度 1	Θ	0°	3.5°	7°
角度 2	Θ1	11°	12°	13°
角度 3	Θ2	11°	12°	13°

1. 尺寸以毫米表示和度量。

LQFP48 产品正印

下图给出了顶部正印方向与引脚 1 标识符位置的示例。

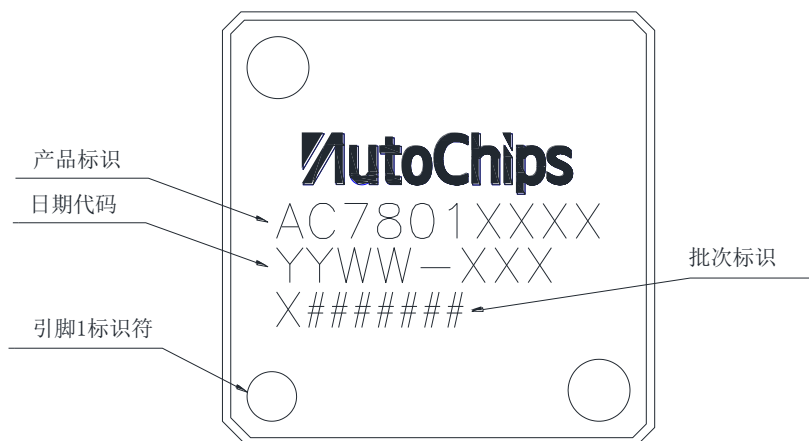


图 7-2 LQFP48 正印示例图（封装顶视图）

8.2 HVQFN32 封装信息

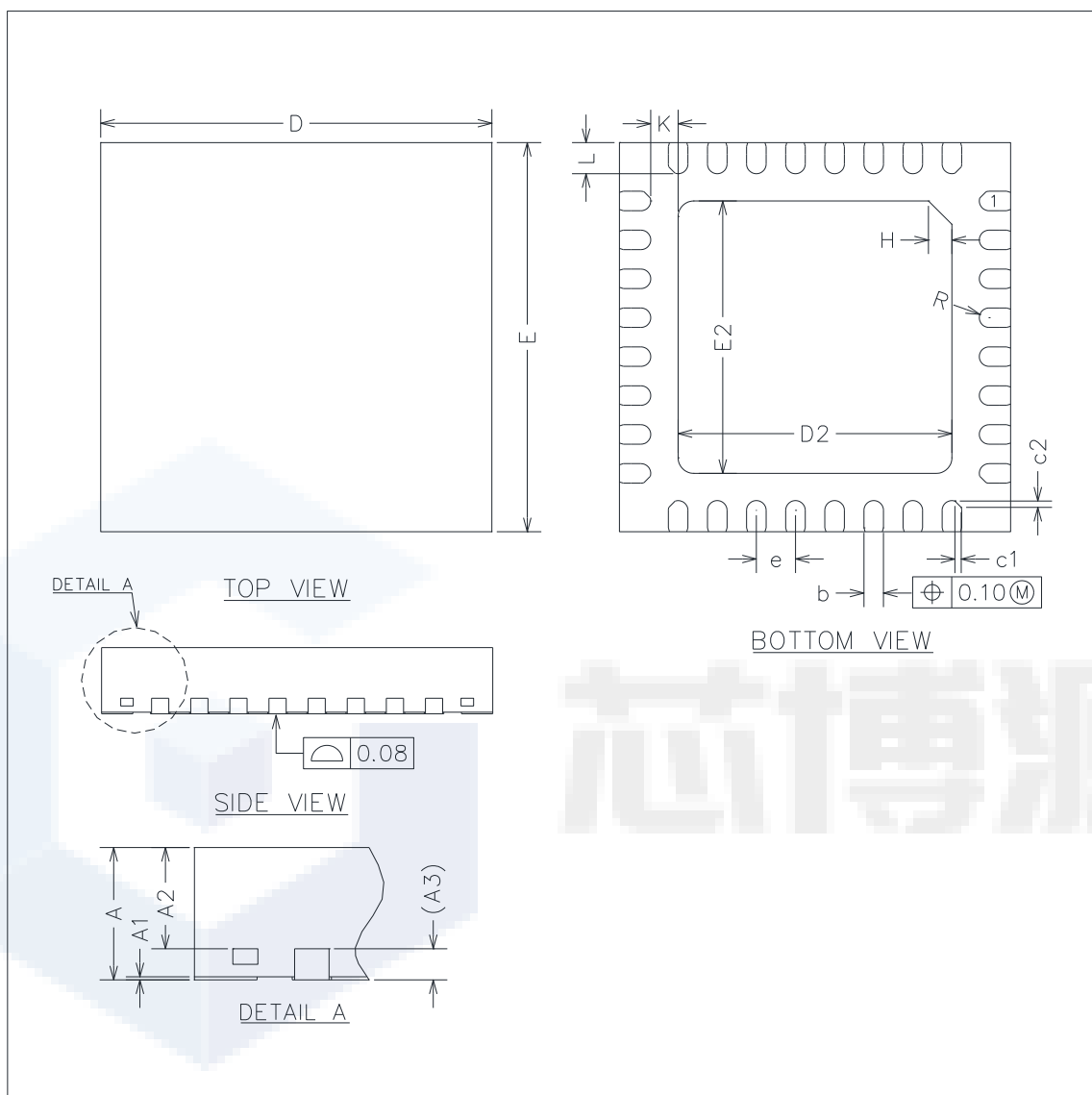


图 7-3 HVQFN32 – 32 引脚，5 x 5 毫米散热增强型非常薄四方扁平无引脚封装外形

1. 该图绘制比例和实物比例有差别。

表 7-2 HVQFN32 – 32 引脚，5 x 5 毫米散热增强型非常薄四方扁平无引脚封装机械数据

数据项		符号	最小值	标准值	最大值
总高度		A	0.80	0.85	0.90
站立高度		A1	0	0.02	0.05
框架到模塑高度		A2	0.60	0.65	0.70
引线框架厚度		A3	0.20REF		
引脚宽度		b	0.20	0.25	0.30
封装体尺寸	X	D	4.90	5.00	5.10
	Y	E	4.90	5.00	5.10
外露载片台尺寸	X	D2	3.40	3.50	3.60
	Y	E2	3.40	3.50	3.60
引脚间距		e	0.40	0.50	0.60
外露载片台 PIN1 标识大小		H	0.30REF		
引脚到外露载片台间距		K	0.35REF		
引脚长度		L	0.35	0.40	0.45
引脚圆弧半径		R	0.09	—	—
c1		c1	—	0.08	—
c2		c2	—	0.08	—

1. 尺寸以毫米表示和度量。

HVQFN32 产品正印：

下图给出了顶部正印方向与引脚 1 标识符位置的示例。

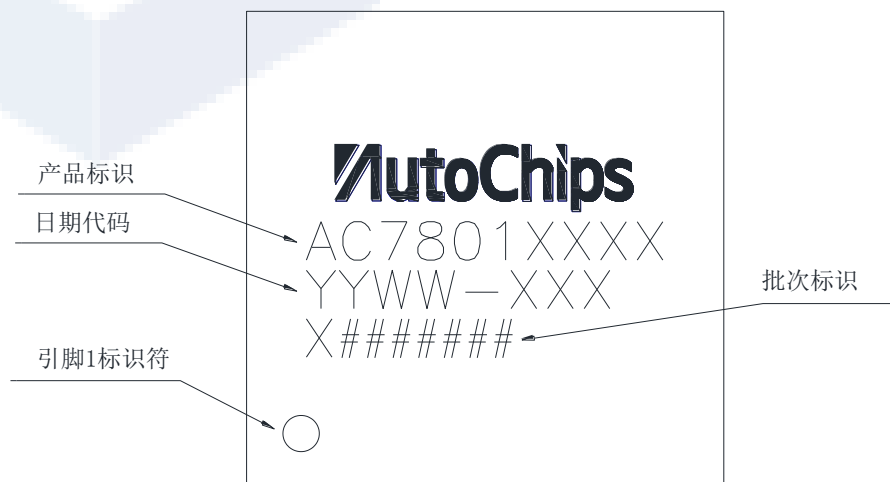


图 7-4 HVQFN32 正印示例（封装顶视图）

8.3 TSSOP20 封装信息

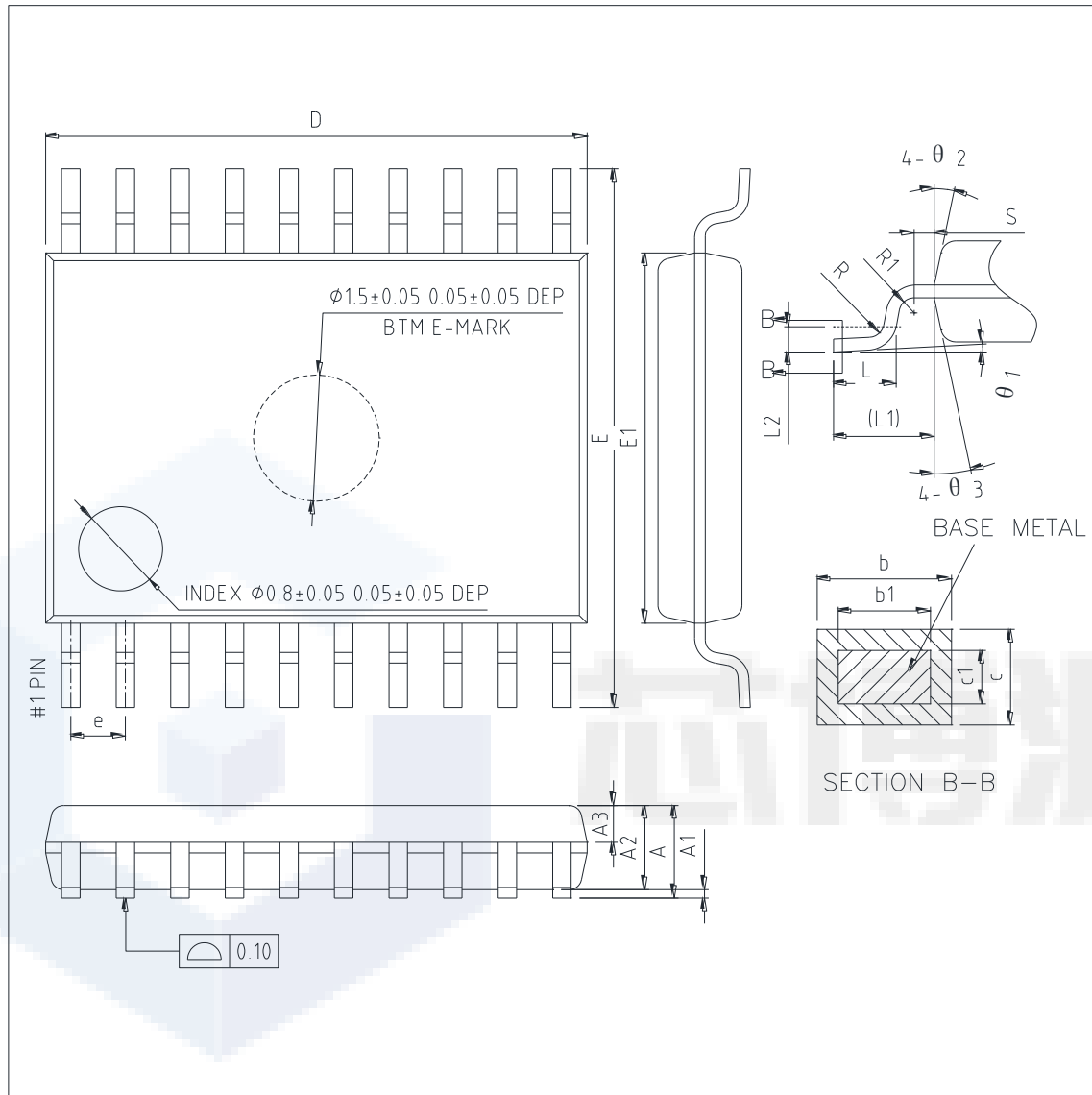


图 7-5 TSSOP20 – 20 引脚，6.5 x 4.4 毫米纤薄紧缩小尺寸封装外形

1. 该图绘制比例和实物比例有差别。

表 7-3 TSSOP20 – 20 引脚，6.5 x 4.4 毫米纤薄紧缩小尺寸封装封装机械数据

数据项	符号	最小值	标准值	最大值
总高度	A	—	—	1.20
站立高度	A1	0.05	—	0.15
模塑厚度	A2	0.90	1.00	1.05
框架到模塑高度	A3	0.34	0.44	0.54
引脚宽度	b	0.20	—	0.28

数据项		符号	最小值	标准值	最大值
不含镀层的引脚宽度		b1	0.20	0.22	0.24
引线框架厚度		c	0.10	—	0.19
不含镀层的引线框架厚度		c1	0.10	0.13	0.15
外引脚间距	Y	E	6.20	6.40	6.60
封装体尺寸	X	D	6.40	6.50	6.60
	Y	E1	4.30	4.40	4.50
引脚间距		e	0.55	0.65	0.75
L		L	0.45	0.60	0.75
引脚长度		L1	1.00 REF		
L2		L2	0.25 BSC		
引脚成型圆弧半径 R		R	0.09	—	—
引脚成型圆弧半径 R1		R1	0.09	—	—
S		S	0.20	—	—
角度 1		Θ1	0°	—	8°
角度 2		Θ2	10°	12°	14°
角度 3		Θ3	10°	12°	14°

1. 尺寸以毫米表示和度量。

TSSOP20 产品正印：

下图给出了顶部正印方向与引脚 1 标识符位置的示例。

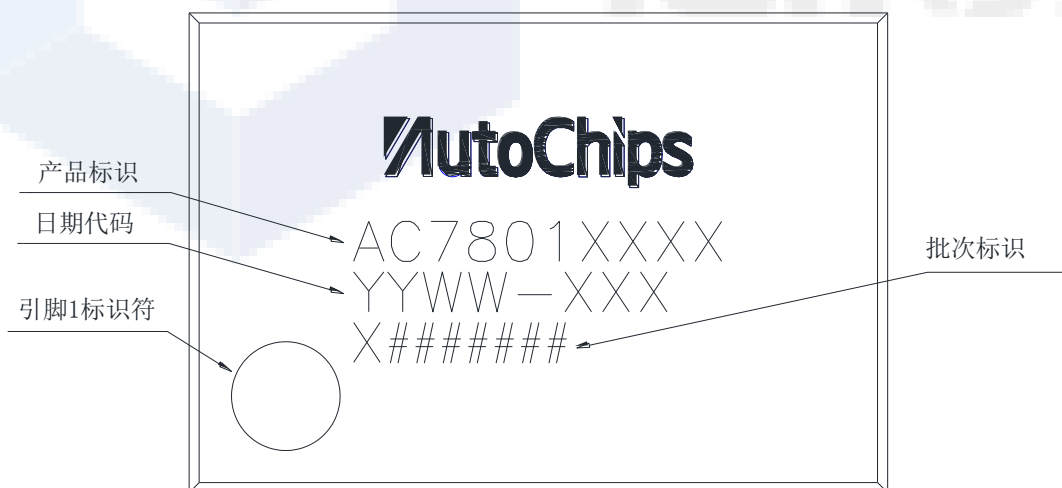


图 7-6 TSSOP20 正印示例（封装顶视图）

9 引脚分配

9.1 信号多路复用和引脚分配

下表显示的是各引脚上的信号以及这些引脚在本文档支持的器件上的位置。“端口控制模块”负责选择每个引脚上的 ALT 功能。

表 8-1 信号多路复用和引脚分配表

48 PIN LQFP	32 PIN HVQFN	20 PIN TSSOP	Pin Name	Function 0	Function 1	Function 2	Function 3	PINMUX	GPIO
1			PB11	gpio	PWM0_CH3	gpio	SPI1_MOSI	PMUX2[23:21]	27
2			PB12	gpio	PWM0_CH2	gpio	SPI1_SCK	PMUX2[26:24]	28
3	1		PB0	gpio	CAN_TX	PWM0_CH7	SPI1_MISO	PMUX1[20:18]	16
4	2		PB1	gpio	CAN_RX	PWM0_CH6	SPI1_NSS	PMUX1[23:21]	17
5	3	4	VDD1						
6			VDDA						
7	4	5	VSS1						
8	5	6	PA12			OSC_OUT ¹		PMUX1[8:6]	12
9	6	7	PA15	gpio	I2C0_SDA	OSC_IN ¹	PWDT0_IN0	PMUX1[17:15]	15
10	7	8	PA0	gpio	PWM0_CH1	UART0_RTS	I2C0_SCL	PMUX0[2:0]	0
11	8	9	PA1	gpio	PWM0_CH0	UART0_CTS	I2C0_SDA	PMUX0[5:3]	1
12			PB13	gpio	PWM0_CH7	gpio	I2C1_SCL	PMUX2[29:27]	29
13	9		PB3	gpio	PWM0_CH6	PWM1_CH7	SPI0_MOSI	PMUX1[29:27]	19
14	10	10	PA2	gpio	PWM0_CH5	ADC_IN8	SPI0_MISO	PMUX0[8:6]	2
15	11	11	PA3	gpio	PWM0_CH4	ADC_IN7	SPI0_SCK	PMUX0[11:9]	3
16	12	12	PA4	gpio	PWM0_CH3	ADC_IN6/ACMP_IN6	UART1_TX	PMUX0[14:12]	4
17	13	13	PA5	gpio	PWM0_CH2	ADC_IN5/ACMP_IN5	UART1_RX	PMUX0[17:15]	5
18	14	14	PA6	gpio	BOOT ¹	gpio		PMUX0[20:18]	6
19			PB14	gpio	PWM0_CH1	gpio	SPI1_MOSI	PMUX3[2:0]	30
20			PB15	gpio	PWM1_FLT0	ADC_IN11	SPI1_SCK	PMUX3[5:3]	31
21			PC0	gpio	PWM1_CH3	ADC_IN10	SPI1_MISO	PMUX3[8:6]	32
22			PC1	gpio	PWM1_CH2	ADC_IN9	SPI1_NSS	PMUX3[11:9]	33
23	15		PB4	gpio	PWM1_CH1	ADC_IN8	SPI0_MISO	PMUX2[2:0]	20
24	16		PB5	gpio	PWM1_CH0	ADC_IN7	SPI0_SCK	PMUX2[5:3]	21
25	17	15	PA7	gpio	UART0_TX	ADC_IN4/ACMP_IN4	SPI0_MOSI	PMUX0[23:21]	7
26	18	16	PA8	gpio	UART0_RX	ADC_IN3/ACMP_IN3	SPI0_NSS	PMUX0[26:24]	8
27			PC2	gpio	UART1_TX	PWM0_FLT1	UART0_TX	PMUX3[14:12]	34
28			PC3	gpio	UART1_RX	PWM1_FLT1	UART0_RX	PMUX3[17:15]	35
29	19	17	PA9	gpio	PWM0_FLT0	ADC_IN2/ACMP_IN2	RTC_CLKIN	PMUX0[29:27]	9
30	20		VSS2						

31	21	18	VDD2						
32			PC4	gpio	PWM0_CH1	gpio	I2C1_SDA	PMUX3[20:18]	36
33	22		PB6	gpio	PWM1_CH6	PWM1_FLT0	CAN_STDBY	PMUX2[8:6]	22
34			PC5	gpio	gpio	PWDT0_IN1	SPI0_NSS	PMUX3[23:21]	37
35	23		PB7	gpio	PWM1_CH3	ACMP_IN3	I2C0_SCL	PMUX2[11:9]	23
36	24		PB8	gpio	PWM1_CH2	PWDT0_IN2	I2C0_SDA	PMUX2[14:12]	24
37	25	19	PA10	gpio	PWM0_CH7	ADC_IN1/ACMP_IN1	PWDT0_IN2	PMUX1[2:0]	10
38	26	20	PA11	gpio	PWM0_CH6	ADC_IN0/ACMP_IN0	PWDT0_IN1	PMUX1[5:3]	11
39			PC6	gpio	UART1_TX	gpio	PWDT1_IN2	PMUX3[26:24]	38
40			PC7	gpio	UART1_RX	gpio	PWDT1_IN1	PMUX3[29:27]	39
41			PC8	gpio	PWM1_CH7	CAN_STDBY	PWDT1_IN0	PMUX4[2:0]	40
42			PC9	gpio	PWM1_CH6	gpio	ACMP_OUT	PMUX4[5:3]	41
43	27		PB9	gpio	PWM1_CH5	I2C1_SCL	UART2_TX	PMUX2[17:15]	25
44	28		PB10	gpio	PWM1_CH4	I2C1_SDA	UART2_RX	PMUX2[20:18]	26
45	29		PB2	gpio	NMI_B ¹	PWM0_FLT0	PWDT0_IN0	PMUX1[26:24]	18
46	30	1	PA13	gpio	SWD_CLK ¹	EXT_CLKIN	RTC_CLKOUT	PMUX1[11:9]	13
47	31	2	RESET_B	RESET_B					
48	32	3	PA14	gpio	SWD_DIO ¹	ACMP_OUT	PWM1_CH0	PMUX1[14:12]	14

注释：

- 1、该功能为默认功能
 - 2、除了一些专用引脚外，所有引脚在第一次上电时默认为 **gpio**。
- 例如：如果想要将 PIN1(PB11)配置为 PWM0_CH3，我们应该设置 PMUX2[23:21] = 1。

9.2 器件引脚分配

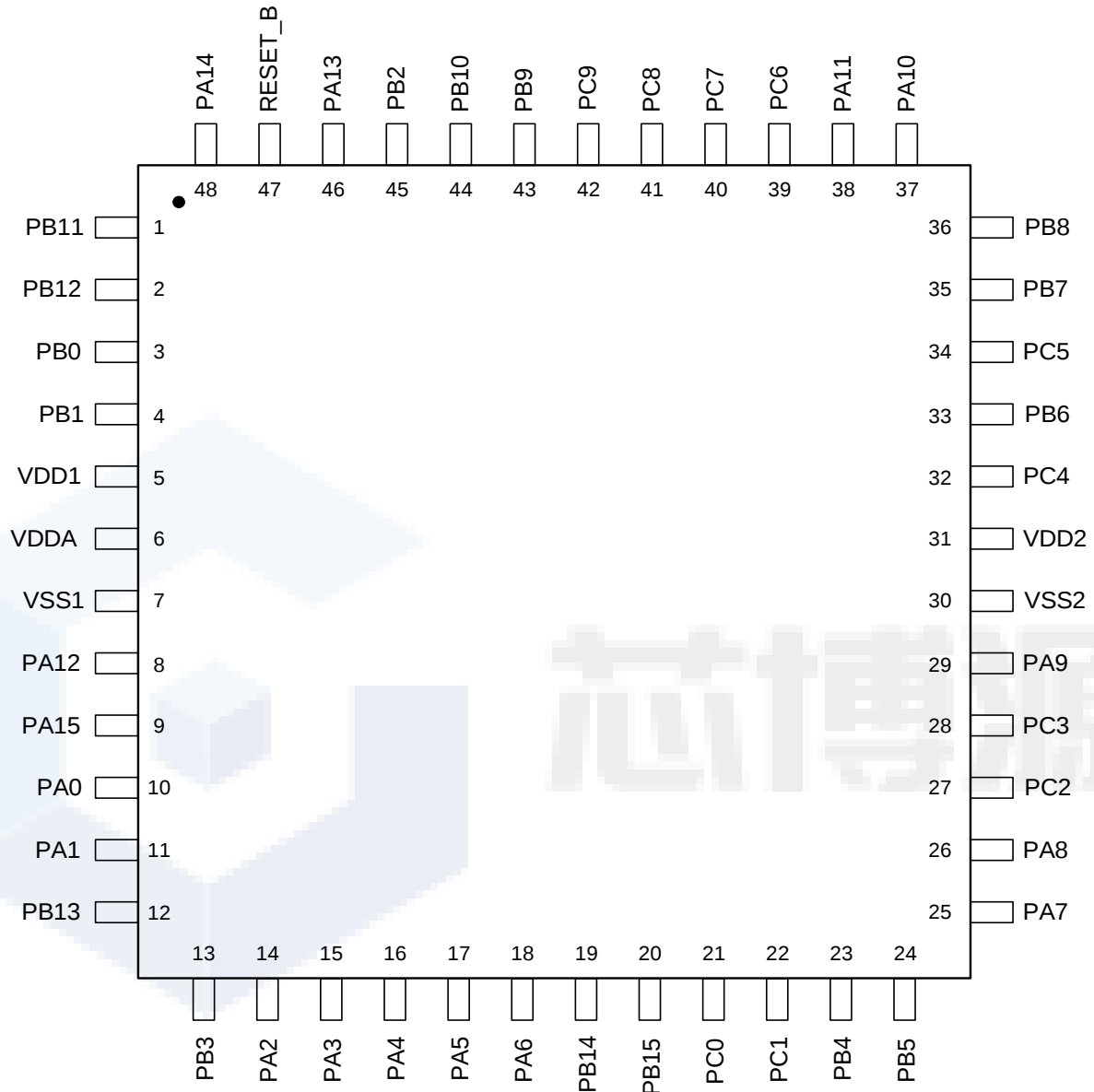


图 8-1 48 引脚 LQFP 封装

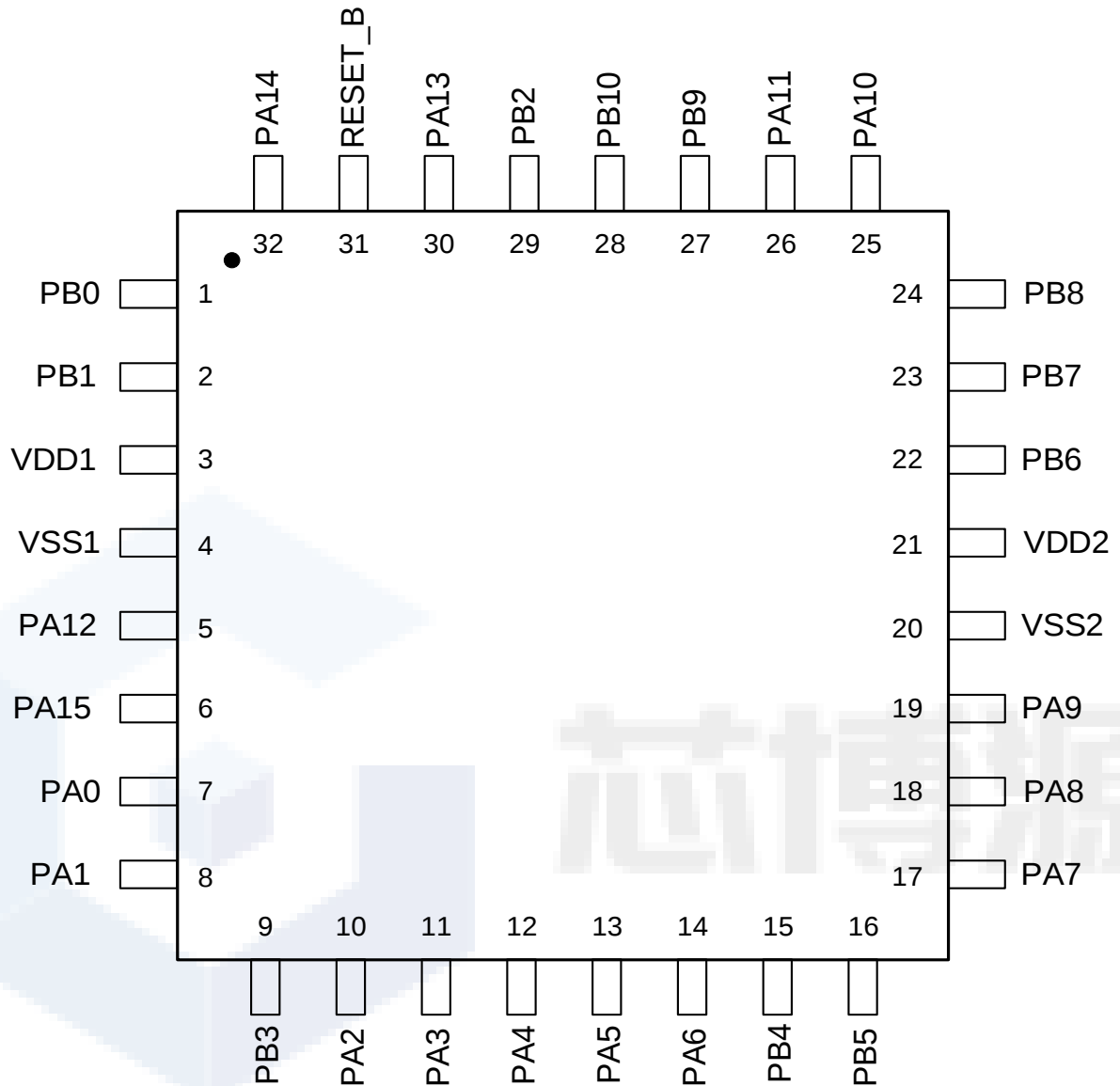


图 8-2 32 引脚 HVQFN32 封装

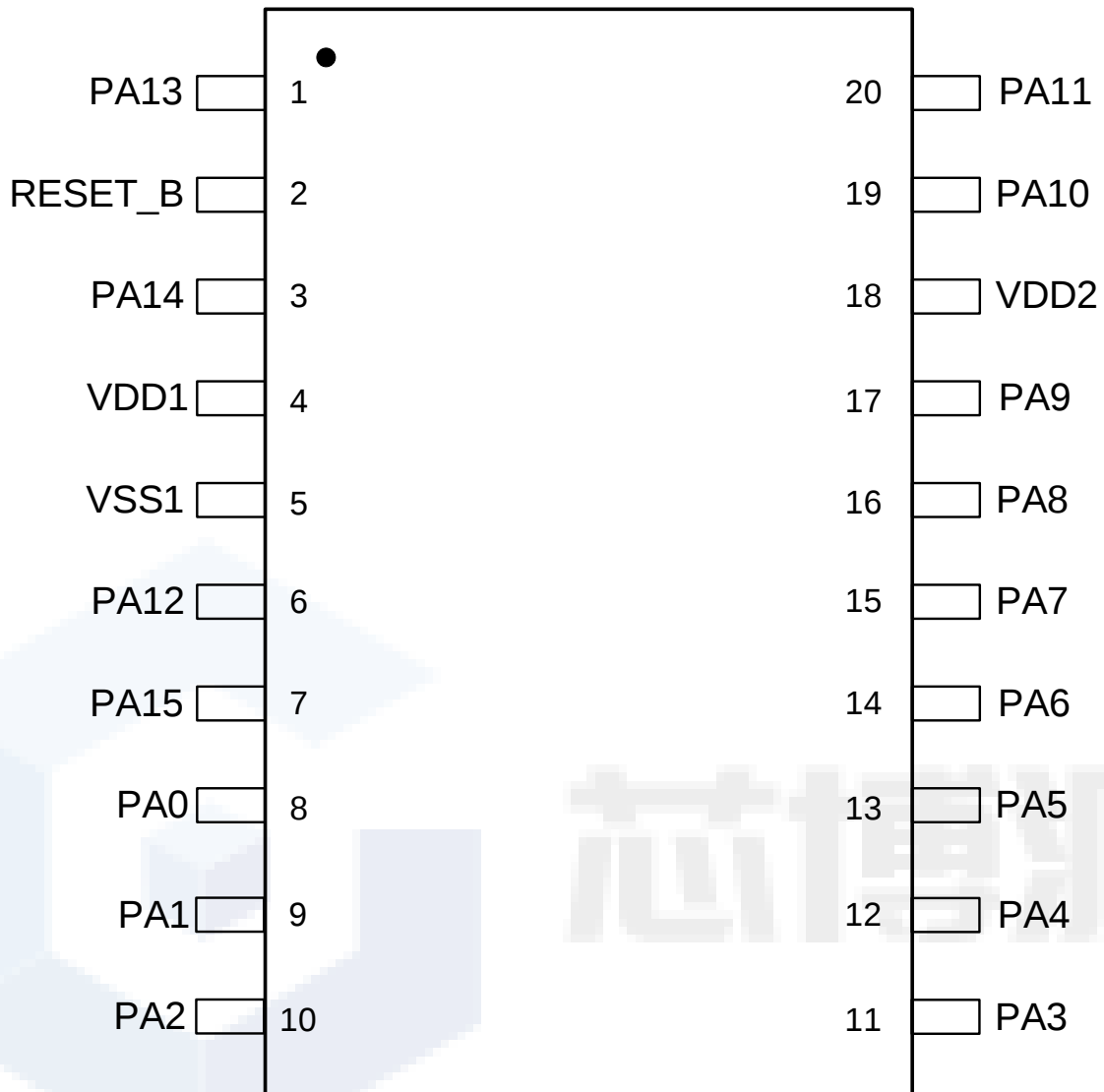


图 8-3 20 引脚 TSSOP20 封装