



AiP74LVT16373

带三态控制的16位D型锁存器

产品说明书

说明书发行履历:

版本	发行时间	新制/修订内容
2017-02-A1	2017-02	新制
2021-12-A2	2021-12	修改订购信息



1、概述

AiP74LVT16373是一个16位D型锁存器,具有同相3态总线兼容的输出。该电路可用作两个8位锁存器或一个16位锁存器。当锁存使能(LE)输入为高电平时,Q输出跟随数据(D)。当锁存使能设为低电平时,在高电平到低电平转换之前的一个建立时间,Q输出被锁存到D输入的电平。

其主要特点如下:

- 16位总线接口
- 三态缓冲器
- 输出能力: +64mA/-32mA
- TTL输入和输出切换电平
- 5V输入和输出接口功能
- 总线保持数据输入无需外部上拉电阻来保持未使用的输入端口
- 上电复位
- 上电三态
- 当输出连接到5V总线时无总线电流
- 封装形式: TSSOP48

订购信息:

管装:

产品料号	封装形式	打印标识	管装数	盒装管	盒装数	备注说明
AiP74LVT16373 TA48.TB	TSSOP48(1)	74LVT16373	38 PCS/管	200 管/盒	7600 PCS/盒	塑封体尺寸: 12.5mm×6.1mm 引脚间距: 0.5mm
AiP74LVT16373 TA48.TB	TSSOP48(2)	74LVT16373	38 PCS/管	100 管/盒	3800 PCS/盒	塑封体尺寸: 12.5mm×6.1mm 引脚间距: 0.5mm

注: 如实物与订购信息不一致, 请以实物为准。



2、功能框图及引脚说明

2.1、功能框图

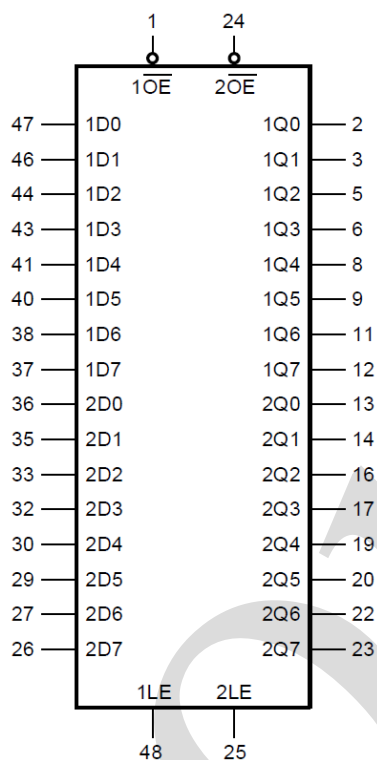


图 1 逻辑符号

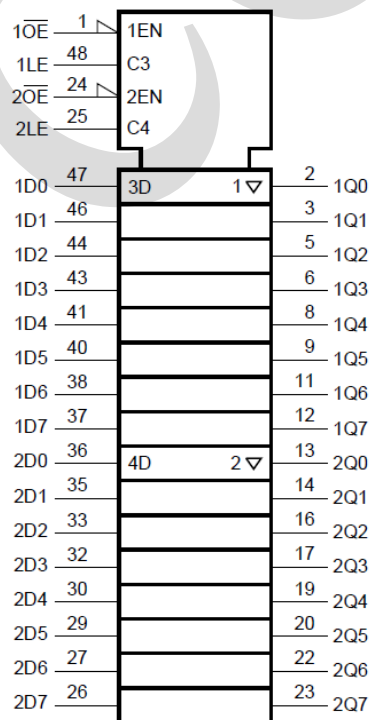
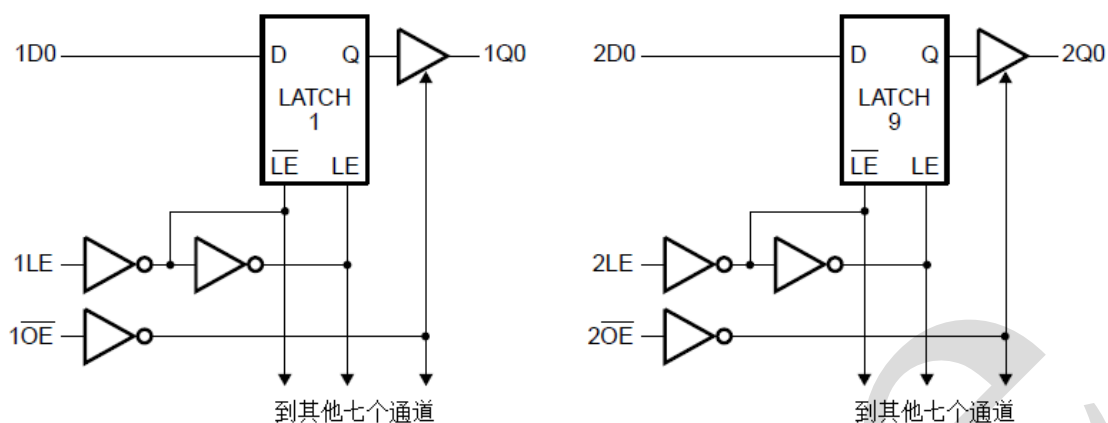
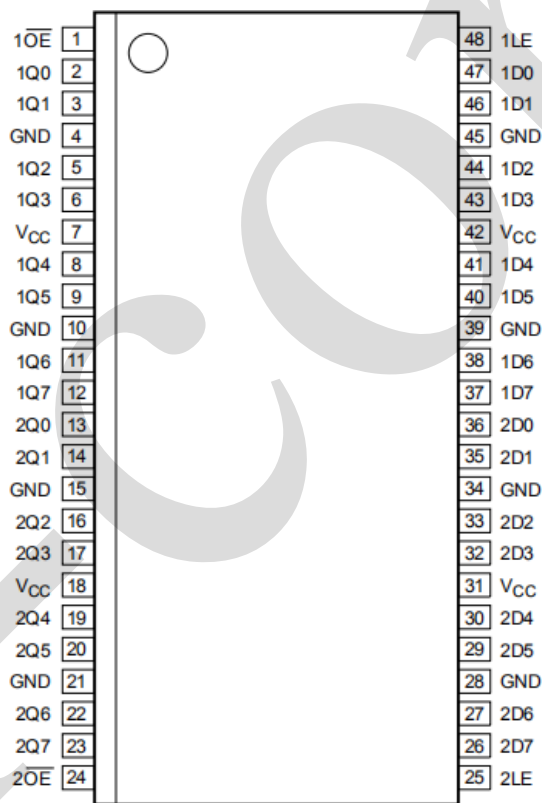


图 2 IEC 逻辑符号



2.2、引脚排列图





2.3、引脚说明及结构原理图

引脚	符 号	功 能
47, 46, 44, 43, 41, 40, 38, 37	1D0, 1D1, 1D2, 1D3, 1D4, 1D5, 1D6, 1D7	数据输入
36, 35, 33, 32, 30, 29, 27, 26	2D0, 2D1, 2D2, 2D3, 2D4, 2D5, 2D6, 2D7	数据输入
2, 3, 5, 6, 8, 9, 11, 12	1Q0, 1Q1, 1Q2, 1Q3, 1Q4, 1Q5, 1Q6, 1Q7	数据输出
13, 14, 16, 17, 19, 20, 22, 23	2Q0, 2Q1, 2Q2, 2Q3, 2Q4, 2Q5, 2Q6, 2Q7	数据输出
1, 24	$\overline{1OE}, 2OE$	输出使能输入 (低电平有效)
48, 25	1LE, 2LE	锁存使能输入 (高电平有效)
4, 10, 15, 21, 28, 34, 39, 45	GND	地 (0V)
7, 18, 31, 42	V _{CC}	电源电压

2.4、功能表

操作模式	输入			内部锁 存器	输出 nQn
	$\overline{nOE}$	nLE	nDn		
使能和读取寄存器 (透 明模式)	L	H	L	L	L
	L	H	H	H	H
锁存和读取寄存器	L	↓	l	L	L
	L	↓	h	H	H
保持	L	L	X	NC	NC
锁存寄存器并失能输出	H	L	X	NC	Z
	H	H	nDn	nDn	Z

注: H=高电压电平;

L=低电压电平;

↓=LE 下降沿;

h=LE 下降沿前一个建立时间的高电平;

l=LE 下降沿前一个建立时间的低电平;

X=无关;

NC=不变;

Z=高阻态。



3、电特性

3.1、极限参数

除非另有规定, $T_{amb}=25^{\circ}\text{C}$

参数名称	符号	条件	最小	最大	单位
电源电压	V_{CC}	—	-0.5	+4.6	V
输入电路	V_I	— ^[1]	-0.5	+7.0	V
输出电压	V_O	输出高电平或低电平状态 ^[1]	-0.5	+7.0	V
输入钳位电流	I_{IK}	$V_I < 0\text{V}$	-50	—	mA
输出钳位电流	I_{OK}	$V_O < 0\text{V}$	-50	—	mA
输出电流	I_O	输出低电平状态	—	128	mA
		输出高电平状态	-64	—	mA
贮存温度	T_{stg}	—	-65	+150	$^{\circ}\text{C}$
结温	T_j	— ^[2]	—	+150	$^{\circ}\text{C}$
焊接温度	T_L	10 秒	—	250	$^{\circ}\text{C}$

注: [1]如果遵守输入和输出钳位电流额定值, 则可能会超过输入和输出负电压额定值。

[2]高性能集成电路的性能及其热环境会产生结温, 这对可靠性有害。

3.2、推荐使用条件

参数名称	符号	条件	最小	典型	最大	单位
电源电压	V_{CC}	—	2.7	—	3.6	V
输入电压	V_I	—	0	—	5.5	V
输入上升和下降转换速率	$\Delta t/\Delta V$	输出使能	—	—	10	ns/V
工作环境温度	T_{amb}	在空气中	-40	—	+85	$^{\circ}\text{C}$

3.3、电气特性

3.3.1、直流参数 (除非另有规定, $T_{amb}=-40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$)

参数名称	符号	测试条件	最小	典型 ^[1]	最大	单位
输入钳位电压	V_{IK}	$V_{CC}=2.7\text{V}; I_{IK}=-18\text{mA}$	—	-0.85	-1.2	V
高电平输入电压	V_{IH}	—	2.0	—	—	V
低电平输入电压	V_{IL}	—	—	—	0.8	V
高电平输出电压	V_{OH}	$V_{CC}=2.7\text{V}\sim 3.6\text{V}; I_{OH}=-100\mu\text{A}$	$V_{CC}-0.2$	V_{CC}	—	V
		$V_{CC}=2.7\text{V}; I_{OH}=-8\text{mA}$	2.4	2.5	—	V
		$V_{CC}=3.0\text{V}; I_{OH}=-32\text{mA}$	2.0	2.3	—	V
低电平输出电压	V_{OL}	$V_{CC}=2.7\text{V}; I_{OL}=100\mu\text{A}$	—	0.07	0.2	V
		$V_{CC}=2.7\text{V}; I_{OL}=24\text{mA}$	—	0.3	0.5	V
		$V_{CC}=3.0\text{V}; I_{OL}=16\text{mA}$	—	0.25	0.4	V
		$V_{CC}=3.0\text{V}; I_{OL}=32\text{mA}$	—	0.3	0.5	V
		$V_{CC}=3.0\text{V}; I_{OL}=64\text{mA}$	—	0.4	0.55	V
高电平输出电流	I_{OH}	—	—	—	-32	mA
低电平输出电流	I_{OL}	—	—	—	32	mA
		当前占空比 $\leq 50\%$; $f \geq 1\text{kHz}$	—	—	64	mA
上电低电平输出	$V_{OL(pu)}$	$V_{CC}=3.6\text{V}; I_O=1\text{mA};$	—	0.1	0.55	V



电压		$V_I = V_{CC}$ 或 GND ^[2]					
输入漏电流	I_I	所有输入引脚	$V_{CC}=0V$ 或 $3.6V$; $V_I=5.5V$	—	0.4	10	μA
		控制引脚	$V_{CC}=3.6V$; $V_I=V_{CC}$ 或 GND	—	± 0.1	± 1	μA
		数据引脚 ^[3]	$V_{CC}=3.6V$; $V_I=V_{CC}$	—	0.1	1	μA
			$V_{CC}=3.6V$; $V_I=0V$	—	-0.4	-5	μA
掉电漏电流	I_{OFF}	$V_{CC}=0V$; V_I or $V_O=0V \sim 4.5V$		—	0.1	± 100	μA
总线保持低电流	I_{BHL}	nDn 输入; $V_{CC}=3V$; $V_I=0.8V$		75	135	—	μA
总线保持高电流	I_{BHH}	nDn 输入; $V_{CC}=3V$; $V_I=2.0V$		-75	-135	—	μA
总线保持低过载电流	I_{BHL0}	nDn 输入; $V_{CC}=3.6V$; $V_I=0V \sim 3.6V$ ^[4]		500	—	—	μA
总线保持高过载电流	I_{BH0}	nDn 输入; $V_{CC}=3.6V$; $V_I=0V \sim 3.6V$ ^[4]		—	—	-500	μA
输出高漏电流	I_{CEX}	当 $V_O > V_{CC}$ 时输出处于高电平状态; $V_O=5.5V$; $V_{CC}=3.0V$		—	50	125	μA
上电/掉电输出电流	$I_{O(pu/pd)}$	$V_{CC} \leq 1.2V$; $V_O=0.5V \sim V_{CC}$; $V_I=GND$ 或 V_{CC} ; $nOE=$ 无关 ^[5]		—	1	± 100	μA
截止状态输出电流	I_{OZ}	$V_{CC}=3.6V$; $V_I=V_{IH}$ 或 V_{IL}	$V_O=3.0V$	—	0.5	5	μA
			$V_O=0.5V$	—	0.5	-5	μA
静态电流	I_{CC}	$V_{CC}=3.6V$; $V_I=GND$ 或 V_{CC} ; $I_O=0A$	输出高电平	—	0.07	0.12	mA
			输出低电平	—	0.07	0.12	mA
			输出失能 ^[6]	—	0.07	0.12	mA
串通电流	ΔI_{CC}	每个输入引脚; $V_{CC}=3V \sim 3.6V$; 一个输入在 $V_{CC}-0.6V$ 上, 其他输入在 V_{CC} 或 GND 上 ^[7]		—	0.1	0.2	mA
输入电容	C_I	$V_I=0V$ 或 $3V$		—	3	—	pF
输出电容	C_O	输出失能; $V_O=0V$ 或 $3.0V$		—	9	—	pF

注:

[1] 典型值在 $V_{CC}=3.3V$ 和 $T_{amb}=25^\circ C$ 时测量。

[2] 为了获得有效的测量效果, 上电后不得将数据加载到锁存器中。

[3] V_{CC} 或 GND 上未使用的引脚。

[4] 将输入强制为相反逻辑状态所需的总线保持过载电流。

[5] 该参数对 $0V \sim 1.2V$ 之间的任何 V_{CC} 有效, 且转换时间最长为 $10ms$ 。从 $V_{CC}=1.2V$ 到 $V_{CC}=3.3V \pm 0.3V$, 允许 $100\mu s$ 的转换时间。该参数仅对 $T_{amb}=25^\circ C$ 有效。[6] 在输出拉至 V_{CC} 或 GND 时测量 I_{CC} 。[7] 这是在指定电压电平 (V_{CC} 或 GND 除外) 下每个输入的电源电流的增加。

3.3.2、交流参数 (除非另有规定, $T_{amb} = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$)

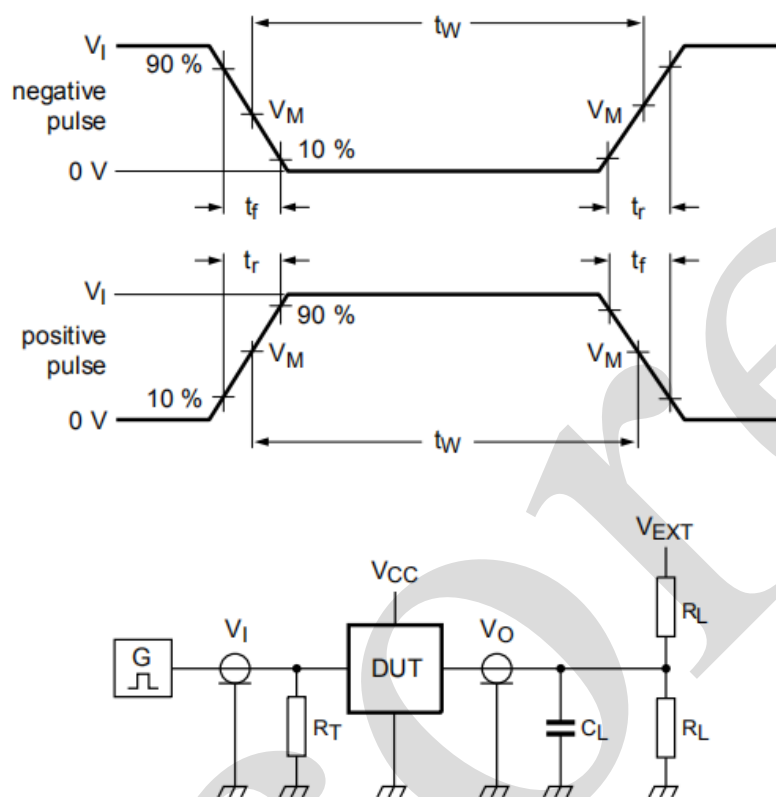
参数名称	符号	测试条件	最小	典型 ^[1]	最大	单位
低电平到高电平传输延迟	t_{PLH}	nDn to nQn; 见图 5	$V_{CC}=2.7V$	—	—	4.5 ns
			$V_{CC}=3.0V \sim 3.6V$	0.5	1.8	3.9 ns
高电平到低电平传输延迟	t_{PHL}	nDn to nQn; 见图 5	$V_{CC}=2.7V$	—	—	4.5 ns
			$V_{CC}=3.0V \sim 3.6V$	0.5	1.9	3.9 ns
低电平到高电平传输延迟	t_{PLH}	nLE to nQn; 见图 6	$V_{CC}=2.7V$	—	—	5.4 ns
			$V_{CC}=3.0V \sim 3.6V$	0.5	2.1	4.8 ns
高电平到低电平传输延迟	t_{PHL}	nLE to nQn; 见图 6	$V_{CC}=2.7V$	—	—	5.4 ns
			$V_{CC}=3.0V \sim 3.6V$	0.5	2.2	4.8 ns
关断状态到高电平传输延迟	t_{PZH}	$\overline{nOE}$ to nQn; 见图 7	$V_{CC}=2.7V$	—	—	5.1 ns
			$V_{CC}=3.0V \sim 3.6V$	0.1	2.8	4.5 ns
关断状态到低电平传输延迟	t_{PZL}	$\overline{nOE}$ to nQn; 见图 7	$V_{CC}=2.7V$	—	—	4.7 ns
			$V_{CC}=3.0V \sim 3.6V$	0.1	2.6	4.3 ns
高电平到关断状态传输延迟	t_{PHZ}	$\overline{nOE}$ to nQn; 见图 7	$V_{CC}=2.7V$	—	—	5.1 ns
			$V_{CC}=3.0V \sim 3.6V$	0.1	3.3	4.5 ns
低电平到关断状态传输延迟	t_{PLZ}	$\overline{nOE}$ to nQn; 见图 7	$V_{CC}=2.7V$	—	—	4.7 ns
			$V_{CC}=3.0V \sim 3.6V$	0.1	3.0	4.3 ns
设置时间高	$t_{su(H)}$	nDn to nLE; 见图 8	$V_{CC}=2.7V$	1.0	—	— ns
			$V_{CC}=3.0V \sim 3.6V$	1.5	0.1	— ns
设置时间低	$t_{su(L)}$	nDn to nLE; 见图 8	$V_{CC}=2.7V$	2.0	—	— ns
			$V_{CC}=3.0V \sim 3.6V$	2.0	0.2	— ns
保持时间高	$t_{h(H)}$	nDn to nLE; 见图 8	$V_{CC}=2.7V$	1.0	—	— ns
			$V_{CC}=3.0V \sim 3.6V$	1.0	0	— ns
保持时间低	$t_{h(L)}$	nDn to nLE; 见图 8	$V_{CC}=2.7V$	2.0	—	— ns
			$V_{CC}=3.0V \sim 3.6V$	1.5	0	— ns
脉冲宽度高	t_{WH}	nLE; 见图 6	$V_{CC}=2.7V$	1.5	—	— ns
			$V_{CC}=3.0V \sim 3.6V$	1.5	0.5	— ns

注: [1] 典型值在 $V_{CC}=3.3V$ 和 $T_{amb}=25^{\circ}\text{C}$ 时测量。



4、测试线路

4.1、交流测试线路



测试电路的定义:

R_T =终端电阻须与信号发生器的输出阻抗 Z_0 匹配

C_L =负载电容, 包括探针、夹子上的电容

R_L =负载电阻

V_{EXT} =外部电压, 用于测量开关时间

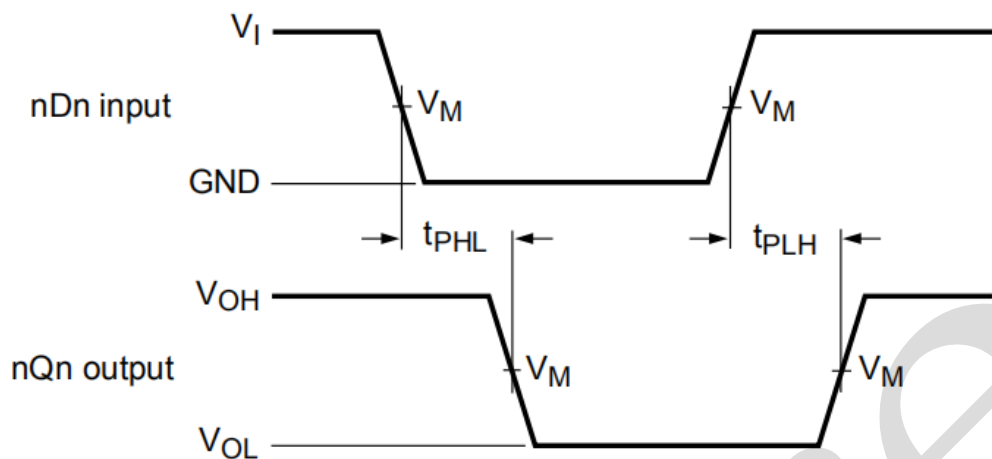
图 4 测试开关时间的测试电路

4.2、测试数据

输入				负载		V_{EXT}		
V_I	f_i	t_W	t_r, t_f	C_L	R_L	t_{PHZ}, t_{PZH}	t_{PLZ}, t_{PZL}	t_{PLH}, t_{PHL}
2.7V	$\leq 10\text{MHz}$	500ns	$\leq 2.5\text{ns}$	50pF	500 Ω	GND	6V	open

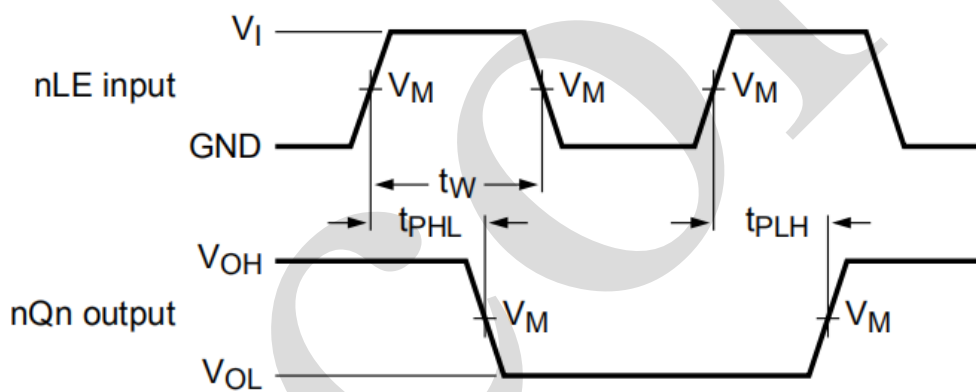


4.3、交流测试波形



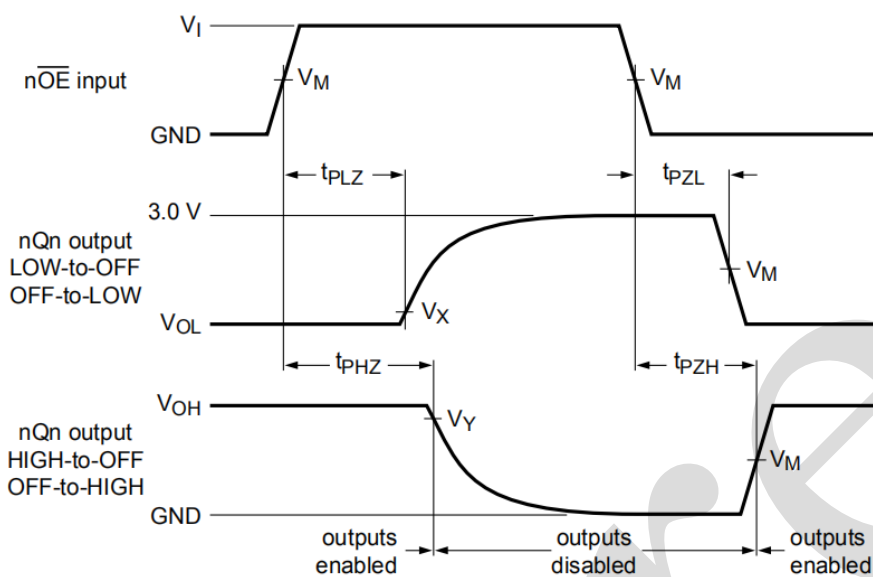
V_{OL} 和 V_{OH} 是带负载时的输出电平电压。

图 5 输入 (nDn) 至输出 (nQn) 传输延迟及输出转换时间



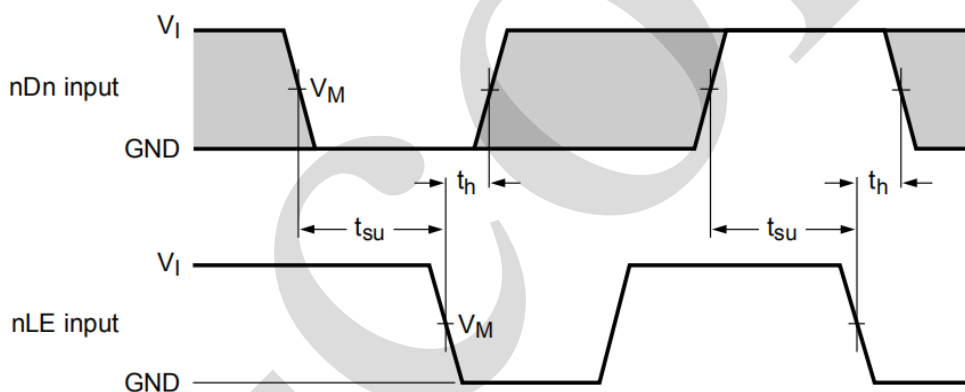
V_{OL} 和 V_{OH} 是带负载时的输出电平电压。

图 6 锁存使能输入 (nLE) 至数据输出 (nQn) 传输延迟和脉冲宽度



V_{OL} 和 V_{OH} 是带负载时的输出电平电压。

图 7 从关闭状态到高或低以及从关闭状态到高或低的传输延迟



阴影区域表示何时允许更改输入以实现可预测的输出性能

图 8 输入 (nDn) 至输出 (nLE) 数据建立和保持时间

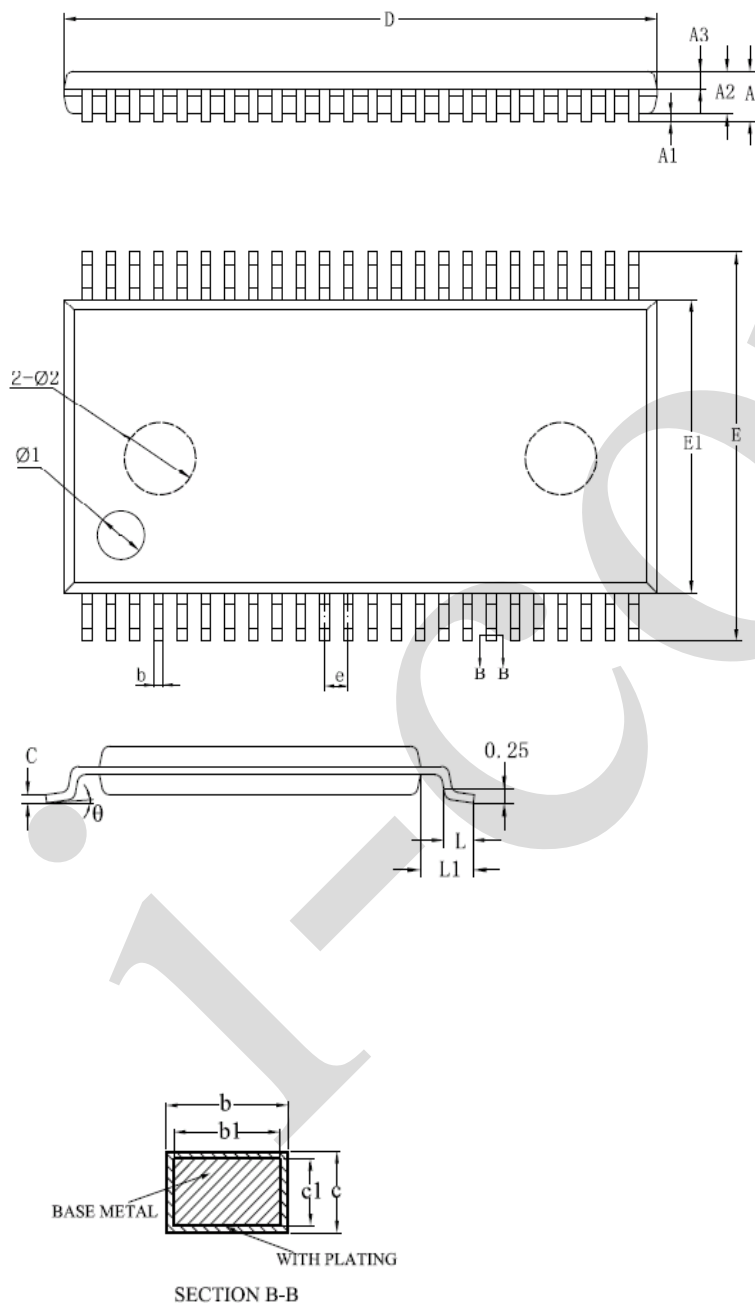
4.4、测试点

输入		输出		
V_I	V_M	V_M	V_X	V_Y
2.7V	1.5V	1.5V	$V_{OL}+0.3V$	$V_{OH}-0.3V$



5、封装尺寸与外形图

5.1、TSSOP48 外形图与封装尺寸



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.20
A1	0.05	0.10	0.15
A2	0.85	0.95	1.05
A3	0.35	0.40	0.45
b	0.19	—	0.28
b1	0.18	0.20	0.23
c	0.15	—	0.21
c1	0.14	0.15	0.16
D	12.40	12.50	12.60
E	7.90	8.10	8.30
E1	6.00	6.10	6.20
e	0.50BSC		
L	0.45	—	0.75
L1	1.00REF		
θ	0	—	8°
Ø1	Ø1.00×0.10±0.05DP		
Ø2	Ø1.50×0.075±0.025DP		



6、声明及注意事项

6.1、产品中有毒有害物质或元素的名称及含量

部件名称	有毒有害物质或元素									
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价铬 (Cr (VI)))	多溴联 苯 (PBBs)	多溴联 苯醚 (PBD Es)	邻苯二 甲酸二 丁酯 (DBP)	邻苯二 甲酸丁 苄酯 (BBP)	邻苯二甲 酸二(2- 乙基己 基)酯 (DEHP)	邻苯二甲 酸二异丁 酯(DIBP)
引线框	○	○	○	○	○	○	○	○	○	○
塑封 树脂	○	○	○	○	○	○	○	○	○	○
芯片	○	○	○	○	○	○	○	○	○	○
内引线	○	○	○	○	○	○	○	○	○	○
装片胶	○	○	○	○	○	○	○	○	○	○
说明	○: 表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×: 表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。									

6.2、注意

在使用本产品之前建议仔细阅读本资料;

本资料中的信息如有变化, 恕不另行通知;

本资料仅供参考, 本公司不承担任何由此而引起的任何损失;

本公司也不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。