

ENROO英锐恩

EN8F202

数据手册 V2.1

目 录

1. 系统描述.....	4
1.1. 总体说明.....	4
1.2. 应用.....	4
2. 架构描述.....	4
2.1. 架构描述.....	4
2.2. 引脚说明.....	5
2.3. 时钟机制/指令周期.....	5
2.4. 指令流/流水线.....	5
3. 存储器构成.....	7
3.1. EN8F202 程序存储器构成.....	7
3.2. 特殊功能寄存器.....	7
4. 特殊功能寄存器.....	8
4.1. STATUS-状态寄存器: (03H).....	8
4.2. OPTION-选项寄存器: (N/A).....	9
4.3. GPIO-端口寄存器: (06H).....	9
4.4. PBPH-上拉控制寄存器: (05H).....	9
4.5. CPIO-I/O 端口寄存器: (06H).....	10
4.6. SCKR-系统时钟以及看门狗配置项: (07H).....	10
5. TMR0 模块.....	11
6. CPU 的特性.....	11
6.1. 配置位.....	12
6.2. 复位.....	12
6.3. 看门狗定时器.....	13
6.4. 休眠模式.....	13
7. 指令集.....	14
8. 电气特性.....	15
8.1. 直流特性.....	16
9. 封装信息.....	17
10. 联系信息:	19

高性能RISC CPU

- 采用 RISC 架构, 仅有 36 条单字/单周期指令 (除程序跳转指令外的所有其他指令都是单周期指令, 程序跳转指令是双周期指令)
- 二级深的硬件堆栈
- 12 位宽指令集, 8 位宽的数据路径
- 数据和指令的直接、间接和相对寻址模式
- 可擦写 Flash 芯片, 片内闪存 (ROM) 为 1K 字, 数据存储容量 (RAM) 为 41 字节
- GP0~3 都可睡眠唤醒, 且可通过软件独立设置内部上拉
- 工作速度: 可通过软件设置为内部 4MHZ 或者 8MHZ, 精度误差为-2%-+2%;
- 工作电压 2.0V~5.5V, 实际操作可以到 1.8V-6.6V, 但保证电压还是 2.0V~5.5V。
- 有可选电源低压检测, 欠压复位功能 (PED), 三级欠压复位

单片机的特性

- 上电复位 (Power-on Reset,POR)
- 器件复位定时器 (Device Reset Timer,DRT)

- 具有专用片内 RC 振荡器的看门狗定时器 (WDT), 能够可靠地工作
- 代码保护功能
- I/O 引脚上的内部弱上拉
- 节省功耗的休眠模式
- 在引脚电平发生变化时从休眠模式唤醒

低功耗特性 CMOS 技术

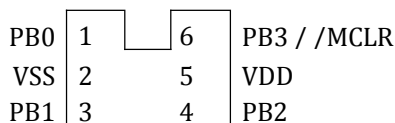
- 工作电流: 在 2V、4MHZ 时 < 170 uAAA
- 待机电流: 2V 时典型值小于 100 nA
- 全静态设计
- 宽工作电压范围: 2.0V 到 5.5V

外设功能

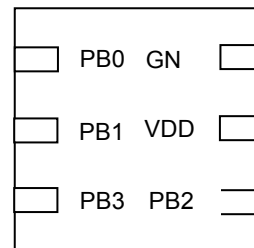
- 4 个 I/O 引脚;
- 3 个具有独立方向控制的 I/O 引脚
- 1 个仅输入的引脚
- 高灌/拉电流可直接驱动 LED
- 每个 I/O 引脚都具有电平变化时唤醒
- 弱上拉(GP0~GP3)
- 具有 8 位可编程预分频器的 8 位实时时钟/计数器: (TMR0)

EN8F202DFN6(DFN2*2*0.5)

EN8F202SOT23-6(SOT23-6)



封装: SOT23-6



封装 DFN6

在线烧录引脚为 PB3、VDD、VSS、PB0、PB1, 在线烧录接线长度以 25CM 以内为最佳。

EN8F202 产品型号 (涉及订货等商业行为时, 产品标准规格以 Part No. 为准):

Device Part No.	ROM (Words)	RAM (Bytes)	I/O	Timer (8 bit)	Package	Remark
EN8F202ASOT23	1K	41	4	1	SOT23-6	PUT 固定 20ms
EN8F202BSOT23	1K	41	4	1	SOT23-6	PUT 可选
EN8F202A-WAFER	1K	41	4	1	Wafer 8 Inches	PUT 固定 20ms
EN8F202B-WAFER	1K	41	4	1	Wafer 8 Inches	PUT 可选

1. 系统描述

1.1. 总体说明

EN8F202 是低成本、高性能、8 位 FLASH 单片机。采用 RISC 架构，仅有 36 条单字/单周期指令。除程序跳转指令为两个周期外的所有其他指令都是单周期的。EN8F202 器件的性能比同价位的同类产品要高出很多，易于使用且便于记忆的指令集大大缩短了开发时间。

EN8F202 产品还配备了可以降低系统成本和功耗的特殊功能，上电复位（POR）和低电压复位（PED）功能，看门狗定时器和代码保护功能提高了系统的可靠性。

时钟	最大工作频率（MHz）	内部4M或8M
存储器	FLASH程序存储器	1024
	数据存储器（字节）	41
外设	定时器模块	TMR0
	在引脚电平发生变化时从休眠模式唤醒	有
特性	I/O引脚	4
	输入引脚	1
	内部上拉	有
	硬件堆栈深度	2
	指令数量	36

1.2. 应用

EN8F202 器件适合的应用有：LED 控制，红外遥控，个人护理设备，安全系统到低功耗远程发送器/接收器。小型封装的器件可用于过孔或表面封装，使这些单片机可以完全适应有空间限制的应用。

2. 架构描述

2.1. 架构描述

EN8F202 器件的高性能归功于 RISC 微处理器所具备的一些架构特征。首先，EN8F202 器件采用通过不同总线访问程序和数据空间的哈佛架构，它与传统的程序和数据总线合二为一的冯 • 诺依曼结构相比具有更宽的带宽。分离程序和数据存储器，让指令的大小不仅仅是 8 位宽的数据字。两级流水线在执行指令的同时取下一个指令。

EN8F202 器件包含一个 8 位 ALU 和工作寄存器。ALU 是通用算术单元。它对工作寄存器中的数据和其他任何文件寄存器中的数据进行算术和布尔运算。ALU 为 8 位宽，并且能够执行加法、减法、移位和逻辑运算。在具有两个操作数的指令中，一个操作数通常是 W（工作）寄存器，其他操作数可以是文件寄存器或者立即数常数。在只有一个操作数的指令中，操作数可以是 W 寄存器，也可以是文件寄存器。W 寄存器是用于 ALU 运算的 8 位工作寄存器。根据所执行的指令，ALU 可能影响状态寄存器中的进位（C）、半进位（DC）和全零位（Z）的值。

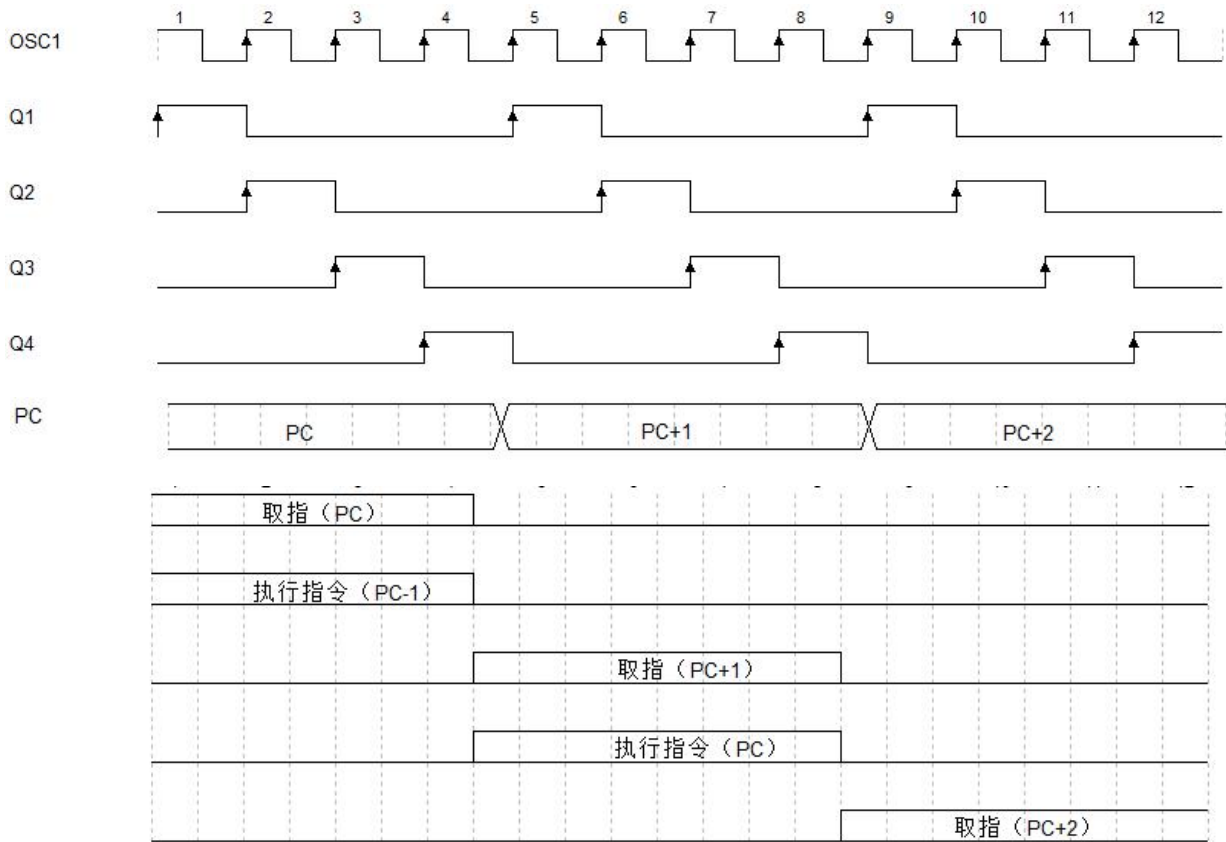
2.2. 引脚说明

引脚名称	功能	输入类型	输出类型	说明
PB0/GP0	GP0	TTL	CMOS	双向 I/O 引脚。可以通过软件设置，使之具有内部弱上拉或引脚电平变化时从休眠中唤醒功能。
PB1/GP1	GP1	TTL	CMOS	双向 I/O 引脚。可以通过软件设置，使之具有内部弱上拉或引脚电平变化时从休眠中唤醒功能。
PB2/GP2/TOCKI	GP2	ST	CMOS	双向 I/O 引脚。
	TOCKI	ST	-	TMR0 的时钟输入。
PB3/GP3/MCLR	GP3	TTL	-	输入引脚。可以通过软件设置，使之具有内部弱上拉或引脚电平变化时从休眠中唤醒功能。
	MCLR	ST	-	主清零。当配置为 MCLR 时，此引脚是低电平有效的复位信号。器件正常工作期间，GP3/MCLR/VPP 上的电压不得超过 VDD，否则器件将进入编程模式。如果配置为 MCLR，则始终为弱上拉。
VDD	VDD	P	-	逻辑电路和 I/O 引脚的正电源。
VSS	VSS	P	-	逻辑电路和 I/O 引脚的参考地。

2.3. 指令流/流水线

一个指令周期由四个 Q 节拍组成（Q1、Q2、Q3 和 Q4）。取指和执行指令是流水线操作的，因此取指需要一个指令周期，而译码和执行指令则需要另一个指令周期。但由于是流水线操作，所以每条指令的有效执行时间都是一个指令周期。如果一条指令导致 PC 改变（如 GOTO），则执行该指令需要两个周期。

取指周期由 Q1 节拍中 PC 加 1 开始。在执行周期中，在 Q1 节拍将所取指令锁存到指令寄存器（Instruction Register, IR）。然后在 Q2、Q3 和 Q4 节拍中执行指令。其中读数据存储器（读操作数）发生在 Q2 节拍，写操作发生在 Q4 节拍（写目标单元）。除程序转移指令外，所有指令都是单周期指令。由于程序转移指令将导致流水线中的一条已取指令作废，然后重新取指和执行指令，所以程序转移指令需要两个周期。



2.4. 指令流/流水线

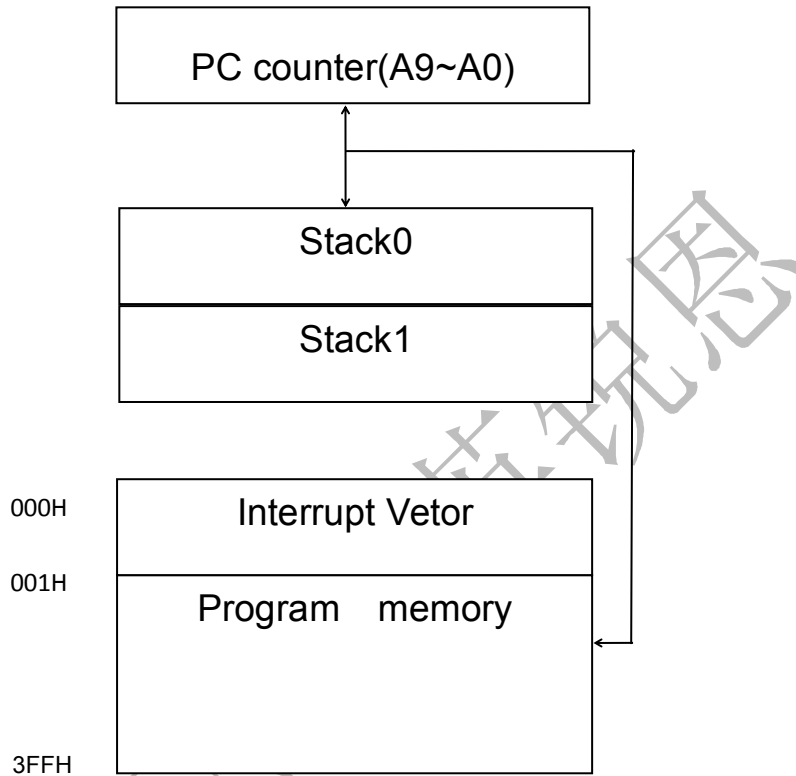
一个指令周期由四个 Q 节拍组成 (Q1、Q2、Q3 和 Q4)。取指和执行指令是流水线操作的，因此取指需要一个指令周期，而译码和执行指令则需要另一个指令周期。但由于是流水线操作，所以每条指令的有效执行时间都是一个指令周期。如果一条指令导致 PC 改变 (如 GOTO)，则执行该指令需要两个周期。

取指周期由 Q1 节拍中 PC 加 1 开始。在执行周期中，在 Q1 节拍将所取指令锁存到指令寄存器 (Instruction Register, IR)。然后在 Q2、Q3 和 Q4 节拍中执行指令。其中读数据存储器 (读操作数) 发生在 Q2 节拍，写操作发生在 Q4 节拍 (写目标单元)。除程序转移指令外，所有指令都是单周期指令。由于程序转移指令将导致流水线中的一条已取指令作废，然后重新取指和执行指令，所以程序转移指令需要两个周期。

3. 存储器构成

3.1. EN8F202 程序存储器构成

EN8F202 器件具有 10 位程序计数器(PCL,PCH), 程序存储器由 000h-3FFh, 有效的复位向量为 000h,中断向量为 004h。有两级深的堆栈



3.2. 特殊功能寄存器

地址	BANK0	BANK1	
00	IAR	The same in Bank0	
01	TMRO		
02	PCL		
03	STATUS		
04	MSR		
05	Unused		
06	Port B data		
07	通用寄存器		
0F			
10	通用寄存器	通用寄存器	30H
1F			3FH

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
00H	INDF	使用 FSR 来寻址数据存储器（非物理寄存器）							
01H	TMR0	8 位实时时钟/计数器							
02H	PCL	PC 的低 8 位							
03H	STATUS	GPWUF	CWUF		TO	PD	Z	DC	C
04H	FSR	间接数据存储器地址指针							
05H	Unused	-	-	-	-	-	-	-	-
06H	GPIO					GP3	GP2	GP1	GP0
07~1F	内部 RAM, 通用寄存器								
30~3F	内部 RAM, 通用寄存器								
* 05	PBPH	可写不可读, 只能使用指令写入 W 再传递给寄存器							
* 06	PBIO	可写不可读, 只能使用指令写入 W 再传递给寄存器							
* 07	SCKR	可写不可读, 再只能使用指令写入 W 传递给寄存器							
* N/A	TMR	可写不可读							
NAH	CPIGPIO					I/O 控制寄存器			
NAH	OPTION	GPWU	GPPU	TOCS	TOSE	PSA	PS2	PS1	PS0

4. 特殊功能寄存器

4.1. STATUS-状态寄存器: (03H)

STATUS 寄存器可以是任何指令的目标寄存器, 正如其他寄存器一样。如果一条指令以 STATUS 寄存器为目标寄存器, 而该指令的执行将影响到 Z、DC 或 C 位, 那么对这三个位的写入将被禁止。这些位是根据器件逻辑进行置 1 或清零的。此外, TO 和 PD 位是不可写入的。因此, 以 STATUS 寄存器为目标寄存器的指令的执行结果, 可能

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
GPWUF	RP1	RP0	TO	PD	Z	DC	C

会与预期的不同。

Bit 7: GPWUF: GPIO 复位位

1 = 引脚电平变化时从休眠中唤醒导致的复位

0 = 上电或其他复位之后

Bit 6: RP1: 通用位

Bit 5: RP0: ROM 页选择位

1=1: 第 1 页 (200H~3FFH)

0=0: 第 0 页 (00H~1FFH)

Bit 4: TO: 超时位

1 = 在上电、CLRWDT 指令或 SLEEP 指令之后

0 = 发生 WDT 超时

Bit 3: PD: 掉电位

1 = 上电后, 或者执行了 CLRWDT 指令

0 = 执行了 SLEEP 指令

Bit 2 : Z: 零标志位

1 = 算术或逻辑运算的结果为零

0 = 算术或逻辑运算的结果不为零

Bit 1: DC: 半进位/借位位 (用于 ADDWF 和 SUBWF 指令)

ADDWF:

1 = 运算结果的第 4 低有效位发生进位

0 = 运算结果的第 4 低有效位未发生进位

SUBWF:

1 = 运算结果的第 4 低有效位未发生借位

0 = 运算结果的第 4 低有效位发生借位

Bit 0: C: 进位/借位位 (用于 ADDWF 和 SUBWF 以及 RRF 和 RLF 指令) ADDWF: SUBWF: RRF 或 RLF:

1 = 发生进位 ; 1 = 未发生借位; 分别装入 LSb 或 MSb

0 = 未发生进位 ; 0 = 发生借位

4.1.OPTION-选项寄存器：（N/A）

OPTION 寄存器是 8 位宽的只写寄存器，包含用来配置 Timer0/WDT 预分频器和 Timer0 的控制位。通过执行

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
GPWU	GPPU	TOCS	T0SE	PSA	PS2	PS1	PS0

OPTION 指令，W 寄存器的内容将被传送到 OPTION 寄存器。复位将把 OPTION<7:0>置 1

- Bit 7:** GPWU: 引脚电平变化时唤醒使能位 (GP0~3)
 - 0 = 内部指令周期时钟 FOSC/4 上的电平变化
 - 1 = 禁止
 - 0 = 使能
- Bit 6:** GPPU: 弱上拉使能位 (GP0~3)
 - 1 = 禁止
 - 0 = 使能
- Bit 5:** TOCS: Timer0 时钟源选择位
 - 1 = TOCKI 引脚上的电平变化 (取代 TOCKI 引脚上的 CPIO)
- Bit 4:** T0SE: Timer0 时钟源边沿选择位
 - 1 = TOCKI 引脚上电平从高到低变化时递增
 - 0 = TOCKI 引脚上电平从低到高变化时递增
- Bit 3:** PSA: 预分频器分配位
 - 1 = 预分频器分配给 WDT
 - 0 = 预分频器分配给 Timer0
- Bit 2-0:** PS<2:0>: 预分频器比选择位

位值	TMR0 比值	WDT 比值
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

注意：当 GPWU 位设置为“0”时，输入引脚 GP0, GP1, GP3 将在睡眠后开启唤醒功能，但是 GP2 要开启唤醒功能还必须将 TOCS 位置为“0”。

4.2.GPIO-端口寄存器：(06H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
				GP3	GP2	GP1	GP0

读 GPIO 时读的是 GPIO 输入/输出时的引脚状态，写这些端口时将会写入该端口的数据锁存器 GP3 只能作输入。

- Bit 7~4:** 未用
- Bit 3~0:** GP3~0, 普通 I/O 端口

4.3.PBPH-上拉控制寄存器：(05H)

通过执行“CPIO 05H”指令，将会把 W 的值传递给 PBPH 寄存器，该寄存器只可写，可用来配置各个位输入上

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
				PHB3	PHB2	PHB1	PHB0

拉功能。

- Bit 7~4:** 未用

Bit 3~0: =1: 使能该脚内部上拉 20K 电阻 (VDD=5V)
 =0: 不使能该引脚内部上拉。

4.4.CPIO-I/O 端口寄存器: (06H)

通过设置 CPIO 寄存器来设置各个 I/O 端口的输入输出方向。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
				CPIOB3	CPIOB2	CPIOB1	CPIOB0

Bit 7~4: 未用

Bit 3~0: =1: 该端口置为输入
 =0: 该端口置为输出

4.5.SCKR-系统时钟以及看门狗配置项: (07H)

通过执行“GPIO 07H”指令, 可以将 W 寄存器的值传递到 SCKR 寄存器。只可写寄存器用来配置系统时钟以及 WDT 开或者关

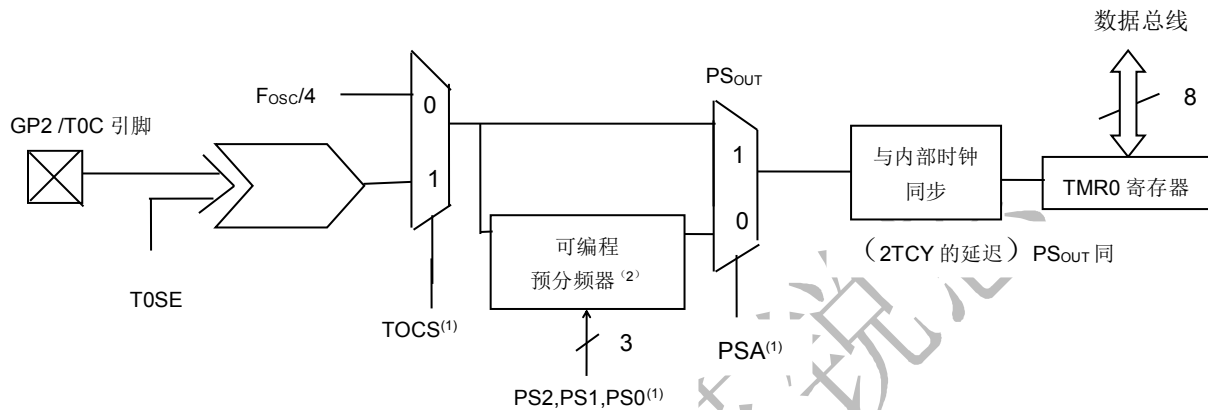
Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
				FWDT	CKS2	CKS1	CKS0

Bit	Symbol	Function		
		Bit Value	IRC 4MHz	IRC 8MHz
2-0	CKS2-0	0 0 0	15 KHz	31 KHz
		0 0 1	62 KHz	125 KHz
		0 1 0	125 KHz	250 KHz
		0 1 1	250 KHz	500 KHz
		1 0 0	500 KHz	1 MHz
		1 0 1	1 MHz	2 MHz
		1 1 0	2 MHz	4 MHz
		1 1 1	4 MHz	8 MHz
3	FWDT	Firmware WDT enable bit: 0-WDT disable (when user option WDT select disable) 1-WDT enable (when user option WDT select disable)		

5. TMR0 模块

Timer0 模块具有如下特征:

8 位定时器/计数器寄存器, TMR0 可读/写 8 位软件可编程预分频器内部或外部时钟选择:



TIMER0 框图

注: 1: 位 TOCS、TOSE、PSA、PS2、PS1 和 PS0 在 OPTION 寄存器中。

2: 预分频器是与看门狗定时器共用的。

外部时钟的边沿选择与 TMR0 相关寄存器

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
01H	TMR0	TMR0-8 位实时时钟/计数器							
/	OPTION	GPWU	GPPU	TOCS	TOSE	PSA	PS2	PS1	PS0
/	CPIO	-	-	-	-	I/O 控制寄存器			

6. CPU 的特性

单片机与其他处理器的区别在于其具有处理实时应用需要的特殊电路。EN8F202 单片机具有许多特性, 旨在最大限度地提高系统的可靠性, 通过减少外部元件将成本降至最低, 并且还提供了低功耗工作模式和代码保护功能。这些特性如下:

振荡器选择

复位:

- 上电复位 (POR)
- 欠压复位 (PED)
- 引脚电平变化时从休眠模式唤醒
- 看门狗定时器 (WDT)
- 休眠
- 代码保护

6.1. 配置位

EN8F202 可通过配置烧录选项来配置单片机工作特性，具体配置选项如下图所示：

OSC	振荡频率	4M
		8M
WDT	看门狗	ENABLE 开
		DISABLE 关
PED	低压侦测复位	MID 高
		LOW 低
		OFF 关
CP	代码保护	ENABLE 开
		DISABLE 关

6.2. 复位

- 上电复位 (POR)
- 欠压复位 (PED)
- 正常工作时的 MCLR 复位
- 休眠时的 MCLR 复位
- 正常工作时 WDT 超时溢出复位
- 休眠时的 WDT 超时溢出复位
- 在引脚电平发生变化时从休眠模式唤醒特殊功能寄存器的复位条件：

名称	电源复位	外部或 WDT 复位	睡眠唤醒
IAR	N/A	N/A	N/A
TMR0	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	0000 0000	0000 0000	PC+1
STATUS	0001 1xxx	000# #uuu	000# #uuu
MSR	xxxx xxxx	uuuu uuuu	uuuu uuuu
GPIO	---- xxxx	---- uuuu	---- uuuu
PBPH	xxxx 1011	---- uuuu	---- uuuu
CPIO	xxxx 1111	---- uuuu	---- uuuu
SCKR	xxxx 0111	---- uuuu	---- uuuu
OPTION	1111 1111	1111 1111	uuu uuuu

图注： u = 不变， x = 未知， - = 未实现位， % = 根据 PCL 而定， # = 根据下表。

可通过测试状态寄存器中的 TO、PD、GPWUF 和 CWUF 位，以便确定导致复位的原因是上电、MCLR、看门狗定时器 (WDT) 复位、还是引脚电平变化时唤醒。

复位后 TO、PO、QPWUF、CWUF 的状态

CWUF	QPWUF	TO	PD	复位原因
0	0	0	0	WDT 从休眠中唤醒
0	0	0	u	WDT 超时（非休眠中唤醒）
0	0	1	0	MCLR 从休眠中唤醒
0	0	1	1	上电
0	0	u	u	MCLR（非休眠期间）
0	1	1	0	引脚电平变化时从休眠中唤醒
1	0	1	0	比较器输出电平变化时从休眠中唤醒

6.3. 看门狗定时器

看门狗定时器（WDT）是自由运行的片上 RC 振荡器，它不需要任何外部组件。此 RC 振荡器独立于引脚外接的振荡器和内部振荡器。这意味着即使主处理器时钟已经停止（如通过执行 SLEEP 指令）WDT 将仍然运行。在正常工作或休眠过程中，WDT 复位或唤醒复位都会产生器件复位。

WDT 的正常超时溢出周期为 18 ms（没有预分频器）。如果需要更长的超时溢出周期，可以通过写 OPTION 寄存器为 WDT 分配一个分频比最高为 1:128 的预分频器。因此，可以实现一个正常的 2.3s 超时溢出周期。此周期根据温度、VDD 以及各器件的不同制造工艺而有所不同。

6.4. 休眠模式

可以通过执行 SLEEP 指令进入掉电模式。I/O 端口保持 SLEEP 指令执行前的状态（驱动为高电平、驱动为低电平或高阻态）。

为了达到掉电时的最低电流消耗，TOCKI 输入电平应该为 VDD 或 VSS，而且在 MCLR 使能时，PA3 引脚电平必须为逻辑高电平。

器件可以通过以下事件之一从休眠模式唤醒：

- 当配置为 MCLR 时，PA3 引脚上发生外部复位输入。
- 看门狗定时器超时溢出复位（如果 WDT 使能）。
- 当使能了电平变化唤醒时，输入引脚 PA0、PA1、PA2 或 PA3 上发生电平变化。

7. 指令集

指令码	助记符	功能	操作	状态标志
010000 00000000	NOP	空操作	无	
010000 00000001	CLRWDT	清看门狗定时器	0→WT	TF、PF
010000 00000010	SLEEP	睡眠方式	→WT 振荡停止	TF、PF
010000 00000011	OPTION	W 到 OPTION 寄存器	W→OPTION	无
010000 00000100	RET	返回	堆栈→PC	无
010000 00000rrr	CPIO R	控制 I/O 口寄存器	W→CPIO	无
010001 1rrrrrrr	STWR R	存储 W 到寄存器中	W→R	无
011000 trrrrrrr	LDR R,T	送寄存器	R→t	Z
111010 iiiiii	LDWI I	送立即数到 W	I→W	无
010111 trrrrrrr	SWAPR R,T	高低四位交换	R (0~3) →R (4~7) →t	无
011001 trrrrrrr	INCR R,T	寄存器加 1	R+1→t	Z
011010 trrrrrrr	INCRSZ R,T	增 1, 为零跳转	R+1→t	无
011011 trrrrrrr	ADDWR R,T	W 与寄存器相加	W+R→t	C、HC、Z
011100 trrrrrrr	SUBWR R,T	寄存器减去 W	R-W→t (R+/W+1→t)	C、HC、Z
011101 trrrrrrr	DECR R,T	寄存器减 1	R-1→t	Z
011101 trrrrrrr	DECRSZ R,T	减 1 为零跳转	R-1→t	无
010010 trrrrrrr	ANDWR R,T	W 与寄存器相与	R∧W→t	Z
110100 iiiiii	ANDWI I	W 与立即数相与	i∧W→W	Z
010011 trrrrrrr	IORWR R,I	W 与寄存器相或	R∨W→t	Z
110101 iiiiii	IORWI I	W 与立即数相或	I∨W→W	Z
010100 trrrrrrr	XORWR R,T	W 与寄存器相异或	R⊕W→t	Z
110110 iiiiii	XORWI I	W 与立即数相异或	i⊕W→W	Z
011111 trrrrrrr	COMR R,T	取反	/R→t	Z
010110 trrrrrrr	RRR R,T	带进位循环右移	R(n)→R(n-1); C→R(7) R(0)→C	C
010101 trrrrrrr	RLR R,T	带进位循环左移	R(n)→R(n-1); C→R(0) R(7)→C	C
010000 1xxxxxxx	CLRW	工作寄存器清 0	0→W	Z
010001 0rrrrrrr	CLRR R	寄存器清 0	0→R	Z
0000bb brrrrrrr	BCR R,B	位清除	0→R (b)	无
0010bb brrrrrrr	BSR R,B	置位	1→R (b)	无
0001bb brrrrrrr	BTSC R,B	如果 R (b) =0 则跳转	Skip if R(b)=0	无
0011bb brrrrrrr	BTSS R,B	如果 R (b) =1 则跳转	Skip if R(b)=1	无
1000nn nnnnnnnn	LCALL N	长调用子程序	n→PC PC+1→Stack	无
1010nn nnnnnnnn	LJUMP N	长跳转	n→PC	无
110000 nnnnnnnn	CALL N	调用子程序	n→PC PC+1→Stack	无
110001 iiiiii	RTIWI	返回, 将立即数放入 W 中	Stack→PC i→W	无
11001n nnnnnnnn	JUMP N	跳转	n→PC	无

8. 电气特性

环境温度.....	-40°C 至+85°C
储存温度.....	-65°C 至+150°C
VDD 相对于 VSS 的电压.....	0 至+6.5V
MCLR 相对于 VSS 的电压.....	0 至+13.5V
其他引脚相对于 VSS 的电压.....	-0.3V 至(VDD + 0.3V)
总功耗 (1)	800 mW
VSS 引脚的最大输出流.....	200 mA
VDD 引脚的最大输入电流.....	150 mA
输入钳位电流 I _{IK} (V _I < 0 V _I > VDD)	±20 mA
输出钳位电流 I _{OK} (V _O < 0 或 V _O VDD)	±20 mA
任一 I/O 引脚的最大输出灌流.....	25 mA
任一 I/O 引脚的最大输出拉流.....	25 mA
I/O 端口的最大输出拉流.....	75 mA
I/O 端口的最大输出灌流.....	75 mA

注 1: 功耗按如下公式计算: $PD_{IS} = VDD \times \{I_{DD} - \sum I_{OH}\} + \sum \{(VDD - V_{OH}) \times I_{OH}\} + \sum (V_{OL} \times I_{OL})$

直流特性		标准工作条件（除非另外说明） 工作温度 $-40^{\circ}\text{C} \leq T_a \leq +85^{\circ}\text{C}$ (工业级)					
参数编号	符号	特性	最小值	典型值 (1)	最大值	单位	条件
D001	VDO	电源电压	2.0		5.5	V	见图 12-1
D002	VDR	RAM 数据保持电压 (2)	-	1.5*	-	V	器件处于休眠模式
D003	VPOR	VDD 启动电压, 确保上电复位	-	VSS	-	V	
D004	SVDD	VDD 上升率, 确保上电复位	0.05*	-	-	V/ms	
	IDD	电源电流(3)					
D010			-	175	275	μA	VDD=2.0V
			-	0.63	1.1	mA	VDD=5.0V
D020	IPD	掉电电流(4)					
			-	0.1	12	μA	VDD=2.0V
			-	0.35	24	μA	VDD=5.0V
D022	IWDT	WDT 电流(5)					
			-	10	3	μA	VDD=2.0V
			-	7	16	μA	VDD=5.0V
D023	ICMP	比较电流(5)					
			-	12	23	μA	VDD=2.0V
			-	14	80	μA	VDD=5.0V
D024	IVREF	内部参考电流(5)(6)					
			-	85	115	μA	VDD=2.0V
			-	175	195	μA	VDD=5.0V

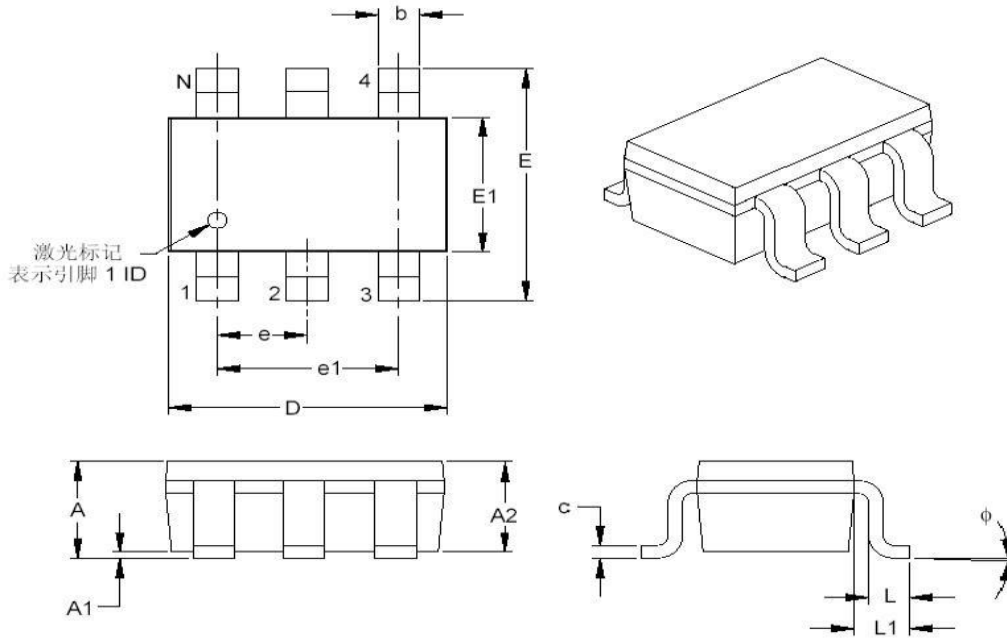
*这些参数仅为特征值, 未经测试

8.1. 直流特性

- 注 1: “典型值”一栏中的数据是在 25°C 的条件下得到的。这些参数仅供设计参考, 未经测试。
- 2: 这是在不丢失 RAM 数据的前提下, 休眠模式中 VDD 所能降到的最小电压值。
- 3: 供电电流主要受工作电压和频率的影响。其他因素, 如总线负载、总线速率、内部代码执行模式以及温度等, 也会对电流消耗产生影响。
- 在正常工作模式下, 所有 IDD 测量值的测试条件是:
全部 I/O 引脚呈三态, 上拉至 VSS, TOCKI = VDD, MCLR = VDD, 按规定使能/禁止 WDT。
待机电流测量值的测试条件同上, 只是器件处于休眠模式。
- 4: 掉电电流的测试条件为器件处于休眠模式, 且所有 I/O 引脚处于高阻态并连接到 VDD 或 VSS。
- 5: 外设电流是基本 IDD 或 IPD 电流与使能外设时消耗的额外电流之和。
- 6: 在使能比较器的情况下进行测量。

9. 封装信息

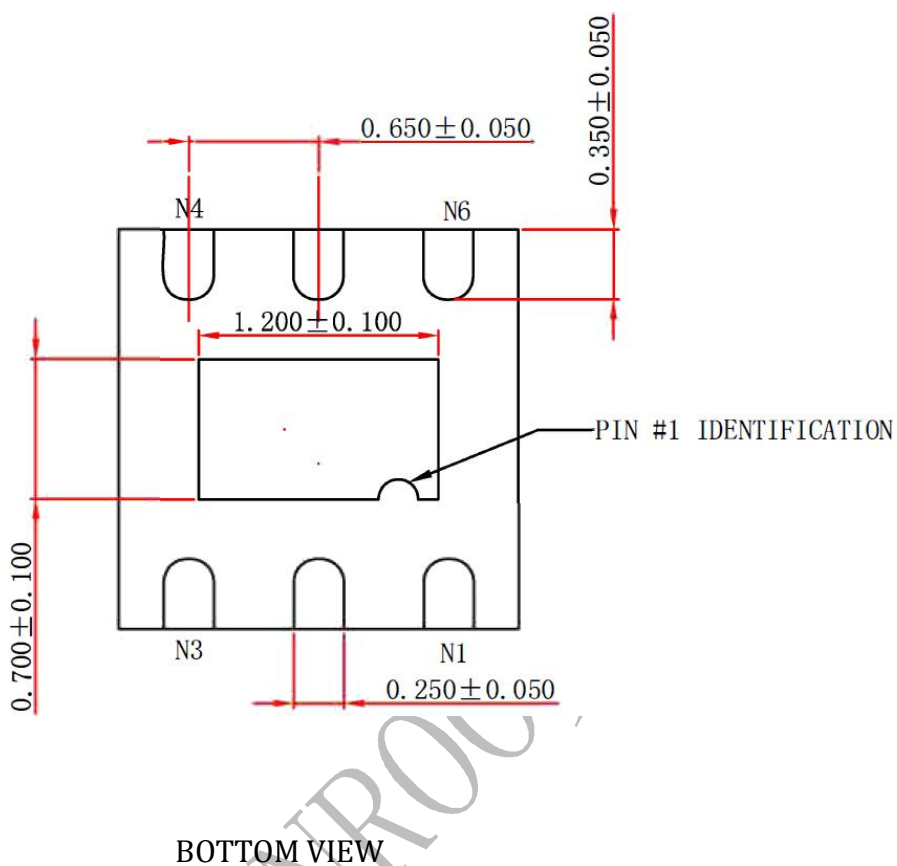
引脚塑封小外形晶体管封装 (OT) [SOT-23-6PIN]



单位		毫米		
尺寸范围		最小	正常	最大
引脚数	N	6		
引脚间距	e	0.95BSC		
外侧引脚间距	e1	1.90BSC		
总高度	A	0.90	-	1.45
塑模封装厚度	A2	0.89	-	1.30
悬空间隙	A1	0.00	-	0.15
总宽度	E	2.20	-	3.20
塑模封装宽度	E1	1.30	-	1.80
总长度	D	2.70	-	3.10
地脚长度	L	0.10	-	0.60
引脚投影长度	L1	0.35	-	0.80
底脚倾角	Φ	0°	-	30°
引脚厚度	c	0.08	-	0.26
引脚宽度	b	0.20	-	0.51

注：尺寸 D 和 E1 不包括塑模毛边和突起。塑模每边的毛边或突起不得超过 0.127MM；尺寸的公差遵循 ASME Y14.5M

引脚塑封小外形晶体管封装 DFN6 长 2*宽 2*厚 (0.5~0.75) MM



智能电子产品整体解决方案商，单片机集成芯片定制！

ENROO 英锐恩

缔造价值，让“芯”方案更智能！

全球销售及服务网点联系信息：

深圳市英锐恩科技有限公司

ENROO-TECH (SHENZHEN) CO. LTD

中国·深圳市龙岗区坂田街道环城南路坂田国际中心 C2 栋 8 楼 815

Enroo-Tech Technologies CO., Limited

香港新界葵涌工业街 24-28 号威信物流中心 13 楼 A 室

联系电话：86-755-82543411, 83167411, 83283911, 88845951

联系传真：86-755-82543511

全国热线：4007-888-234

联系邮件：enroo@enroo.com

公司网站：<http://www.enroo.com> <http://www.enroo-tech.com>

企业官网二维码



企业公众号二维码

