

**ENROO 英锐恩**

---

**EN8F677Q**

数据手册 V2.1

1. 系统描述 .....	4
1.1. 高性能 MCU 整体说明 .....	4
1.2. 单片机的特性 .....	4
1.3. EN8F677Q 引脚定义 .....	4
1.4. EN8F677Q 引脚详细描述 .....	5
1.5. 应用范围 .....	5
2. 架构描述 .....	6
3. 存储器构成 .....	7
3.1. EN8F677Q 程序存储器构成 .....	7
3.2. EN8F677Q 特殊功能寄存器汇总 .....	8
4. 特殊功能寄存器说明 .....	9
4.1. STATUS 状态寄存器 .....	9
4.2. OPTION_REG 选项寄存器:(81H) .....	9
4.3. INTCON-中断控制寄存器:( 0BH、8BH、10BH、18BH) .....	10
4.4. PIE1-外设中断使能寄存器 1(8CH) .....	11
4.5. PIF1-外设中断寄存器 1(0CH) .....	11
4.6. PIF2-外设中断寄存器 1(0DH) .....	11
4.7. PCON-电源控制寄存器(8EH) .....	11
4.8. INOSCR-MCU 振荡器控制寄存器(90H) .....	11
4.9. OSCCTL 内部震荡控制寄存器(8FH) .....	12
5. IO 端口 .....	12
5.1. PORTA 端口寄存器(05H,105H) .....	12
5.2. TRISA 端口控制寄存器(85H) .....	12
5.3. PORTB 端口寄存器(06H,106H) .....	12
5.4. TRISB 端口控制寄存器(86H) .....	13
5.5. PORTC 端口寄存器(07H,107H) .....	13
5.6. TRISC 端口控制寄存器(87) .....	13
5.7. PAPHR 上拉寄存器: ( 95H) .....	13
5.8. PAINTR-PORTA 端口变化中断控制寄存器: ( 96H) .....	13
5.9. PBPHR 上拉寄存器: ( 115H) .....	14
5.10. PBINTR-PORTB 端口变化中断控制寄存器: ( 116H) .....	14
6. TMR0 模块 .....	14
6.1. TMR0 寄存器(01H) .....	14
7. TIMER1 模块 .....	14
7.1. TIMER1L 寄存器(0EH) .....	15
7.2. TIMER1H 寄存器(0FH) .....	15
7.3. T1CON—TIMER1 控制寄存器(10H) .....	15
7.4. PSTA-电源控制寄存器(8EH) .....	15
8. 比较器模块 .....	15
8.1. VRCTL-比较器电源寄存器(118H) .....	16
8.2. CM1CTL0-比较器控制寄存器(119H) .....	16
8.3. CM2CTL0-比较器控制寄存器(11AH) .....	17
8.4. CM2CTL1-比较器控制寄存器(11BH) .....	17
8.5. SRCTL-SR 锁存控制寄存器(19EH) .....	17
9. 数模转换器 (AD) 模块 .....	17
9.1. ADCTL0-AD 控制寄存器(1FH) .....	18
9.2. ADCTL1-模拟选择寄存器(9FH) .....	18
9.3. ADRESH-AD 结果寄存器高字节(1EH) .....	18
9.4. ADRESL-AD 结果寄存器低字节(9EH) .....	18
9.5. AINSEL-模拟输入低通道选择(11EH) .....	18
9.6. AINSELH-模拟输入高通道选择(11FH) .....	19
10. 数据 EEPROM 存储器 .....	19
10.1. EEDATA-EEPROM 数据寄存器(10CH) .....	19
10.2. EEADR-EEPROM 地址寄存器(10DH) .....	19

10.3. EECTL1-EEPROM 控制寄存器(18CH) .....	19
10.4. EECTL2-EEPROM 控制寄存器(18DH).....	19
11. 指令集.....	20
12. 封装信息.....	24
12.1. DIP20 封装参数 .....	24
12.2. SSOP20 封装参数.....	25
12.3. SOP20 封装参数 .....	26

ENROO 英锐恩

# 1. 系统描述

## 1.1. 高性能 MCU 整体说明

该 8 位微控制器采用全静态 CMOS 技术实现高速，体积小，低功耗和高噪声免疫力片上存储器包括 Flash 2K 字节的 ROM，256 字节的 EEPROM，和 128 字节的静态 RAM。

## 1.2. 单片机的特性

- 全静态 CMOS 设计 8 位数据总线 2 K 字节 Flash ROM
- 128 字节（128 个通用寄存器）
- 256 字节的 EEPROM
- 采用 RISC 架构，仅有 37 条单指令
- 8 级深的硬件堆栈
- 操作电压为 2.3 V-5.5V
- 看门狗定时器的片上 RC 振荡器，自振软件可选择范围 8Mhz-32KHz 中断源、可编程看门狗定时器(WDT) 时间
- A/D 转换器模块：12 模拟输入多路复用具有 10 位分辨率 AD 转换器
- Timer0：8 位定时器与 3 位预分频器
- Timer1：两分频器的 16 位定时器两个模拟比较器模块
- 节省功耗的休眠模式、比较器 SR 锁存器输出模式
- PA, PB 与端口变化唤醒中断、上电复位 18 I/O 引脚有自己独立的方向控制
- 提供 PDIP20、SOP20、SSOP20 三种封装
- 可编程参考电压(Vref)和内部固定参考 0.6V

## 1.3. EN8F677Q 引脚定义

VDD	1	20	VSS
OSC1/PA5/T1CK	2	19	PA0/AIN0/C1+IN
OSC2/PA4/AIN3/T1GB	3	18	PA1/AIN1/C-IN0/VREF
PA3	4	17	PA2/AIN2/INT/C1OUT
PC5	5	16	PC0/AIN4/C2+IN
PC4/C2OUT	6	15	PC1/AIN5/C-IN1
PC3/AIN7/C-IN3	7	14	PC2/AIN6/C-IN2
PC6/AIN8	8	13	PB4/AIN10
PC7/AIN9	9	12	PB5/AIN11
PB7	10	11	PB6

型号	程序存储器	数据存储器	EEPROM	I/O	A/D 通道	比较器	计时器 (8/16)	包装	REMARK
EN8F677QP20	2.0K	128	256	18	12	2	1/1	20-DIP	第 4 引脚为 PA3
EN8F677QS20	2.0K	128	256	18	12	2	1/1	20-SOP	第 4 引脚为 PA3
EN8F677QSS2	2.0K	128	256	18	12	2	1/1	20-SSOP	

1. 4. EN8F677Q 引脚详细描述

Pin name	Type	Buffer type	Description	
PA0/C1+IN/AIN0	I/O	TTL	TTL input level , with program pull_hi and interrupt on pin change.	Comparator1 + input. A/D Channel 0
PA1/C-IN0/AIN1	I/O	TTL		Comparator – input0. A/D Channel 1 input.
PA2/T0CK/INT/C1OUT/AIN2	I/O	TTL		Timer0 clock input. External interrupt. Comparator1 output. A/D Channel 2 input.
PA3/MCLR	I	TTL/ST	TTL input level, with program interrupt on pin change.	Master clear. Schmitt Trigger input level.
PA4/OSC2/T1GB/AIN3	I/O	TTL/ST	TTL input level , with program pull_hi and interrupt on pin change.	Oscillator crystal output, in RCmode clock output Fosc/4 frequency. Timer1 gate. Schmitt Trigger inputlevel A/D Channel 3 input.
PA5/OSC1/T1CKI	I/O	TTL/ST		Oscillator crystal input/external clock source input. Timer1 clock input. Schmitt Trigger input level.
PB4/AIN10	I/O	TTL	TTL input level, with program pull_hi and interrupt on pin change.	PB4 can be A/D Channel 10 input
PB5/AIN11	I/O	TTL		PB5 can be A/D Channel 11 input
PB6	I/O	TTL		Bi-directional I/O port
PB7	I/O	TTL		Bi-directional I/O port
PC0/C2+IN/AIN4	I/O	TTL	Port C, TTL input level.	Comparator2 + input A/D Channel 4 input.
PC1/C-IN1/AIN5	I/O	TTL		Comparator – input1. A/D Channel 5 input.
PC2/C-IN2/AIN6	I/O	TTL		Comparator – input2. A/D Channel 6 input.
PC3/C-IN3/AIN7	I/O	TTL		Comparator – nput3. A/D Channel 7 input.
PC4/C2OUT	I/O	TTL		Comparator2 output.
PC5	I/O	TTL		TTL input level.
PC6/AIN8	I/O	TTL		A/D Channel 8 input.
PC7/AIN9	I/O	TTL		A/D Channel 9 input.
VDD			Power supply	
VSS			Ground	

1. 5. 应用范围

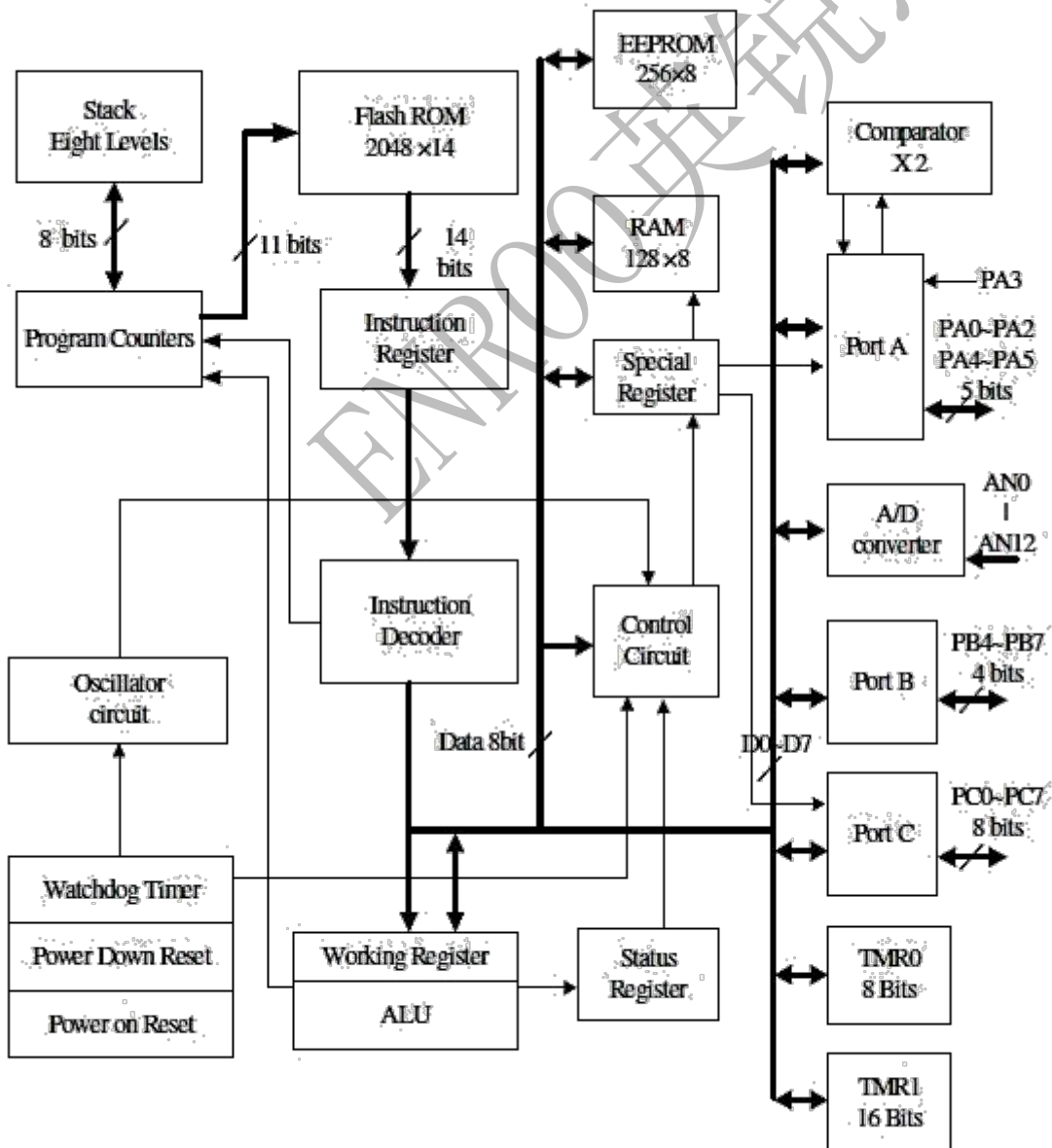
这个 EN8F677Q 的应用领域范围从设备运动控制和高速度汽车低功耗遥控发射器/接收器,指向设备,和电信处理器,如远程控制器、小工具,充电器、玩具、汽车和电脑外围...等。

## 2. 架构描述

EN8F677Q 器件的高性能归功于 RISC 微处理器所具备的一些架构特征。首先，EN8F677Q 器件采用通过不同总线访问程序和数据空间的哈佛架构，它与传统的程序和数据总线合二为一的冯·诺依曼结构相比具有更宽的带宽。分离程序和数据存储器，让指令的大小不仅仅是 8 位宽的数据字。两级流水线在执行指令的同时取下一个指令。

EN8F677Q 器件包含一个 8 位 ALU 和工作寄存器。ALU 是通用算术单元。它对工作寄存器中的数据和其他任何文件寄存器中的数据进行算术和布尔运算。ALU 为 8 位宽，并且能够执行加法、减法、移位和逻辑运算。在具有两个操作数的指令中，一个操作数通常是 W（工作）寄存器，其他操作数可以是文件寄存器或者立即数常数。在只有一个操作数的指令中，操作数可以是 W 寄存器，也可以是文件寄存器。W 寄存器是用于 ALU 运算的 8 位工作寄存器。根据所执行的指令，ALU 可能影响状态寄存器中的进位（C）、半进位（DC）和全零位（Z）的值。

EN8F677Q 结构图



### 3. 存储器构成

#### 3.1. EN8F677Q 程序存储器构成

EN8F677Q 器件具有 10 位程序计数器(PCL,PCH), 程序存储器由 0000H-07FFH, 有效的复位矢量为 0000h, 中断矢量为 0004h。

BANK 0		BANK 1		BANK 2		BANK 3	
00h	IADD	IADD	80h	100h	IADD	IADD	180h
01h	TMR0	OPTR	81h	101h	TMR0	OPTR	181h
02h	PCL	PCL	82h	102h	PCL	PCL	182h
03h	STATUS	STATUS	83h	103h	STATUS	STATUS	183h
04h	RSR	RSR	84h	104h	RSR	RSR	184h
05h	PORT A	TRIS A	85h	105h	PORT A	PTIO A	185h
06h	PORT B	TRIS B	86h	106h	PORTC	PTIO C	186h
07h	PORT C	TRIS C	87h	107h	PORT C	PTIO C	187h
08h			88h	108h			188h
09h			89h	109h			189h
0Ah	PCH	PCH	8Ah	10Ah	PCH	PCH	18Ah
0Bh	INTCTL	INTCTL	8Bh	10Bh	INTCTL	INTCTL	18Bh
0Ch	PIF1	PIF1	8Ch	10Ch	EEDATA	EECTL1	18Ch
0Dh	PIF2	PIF2	8Dh	10Dh	EEADR	EECTL2	18Dh
0Eh	TMR1L	PCTL	8Eh	10Eh			18Eh
0Fh	TMR1H	OSCCTL	8Fh	10Fh			18Fh
10h	T1CTL	EOSCTL	90h	110h			190h
11h			91h	111h			191h
12h			92h	112h			192h
13h			93h	113h			193h
14h			94h	114h			194h
15h		PAPHR	95h	115h	PBPHR		195h
16h		PAINTR	96h	116h	PBINTR		196h
17h		WDTCTL	97h	117h			197h
18h			98h	118h	VRCTL		198h
19h			99h	119h	CM1CTL0		199h
1Ah			9Ah	11Ah	CM2CTL0		19Ah
1Bh			9Bh	11Bh	CM2CTL1		19Bh
1Ch			9Ch	11Ch			19Ch
1Dh			9Dh	11Dh			19Dh
1Eh	ADRESH	ADRESL	9Eh	11Eh	ADINSL	SRCTL	19Eh
1Fh	ADCTL0	ADCTL1	9Fh	11Fh	ADINSH		19Fh
20h		General Purpose Register	A0h	120h			1A0h
			BFh				
	General Purpose Register		C0h				
			EFh	16Fh			1EFh
		Access	F0h	17Fh	Access	Access	1F0h
7Fh		70h~7Fh	FFh	17Fh	70h~7Fh	70h~7Fh	1FFh

**3. 2. EN8F677Q 特殊功能寄存器汇总**

Address	NAME	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
BANK0									
00	IADD	Addressing this location uses the content of RSR to address data memory (not a physical							
01	TMRO	8 Bit Real time clock / counter							
02	PCL	Low order 8 Bit of PC							
03	STATUS	RPS2	RPS1	RPS0	/TO	/PL	Z	HC	C
04	RSR	Indirect Register Address pointer							
05	PORT A	-	-	PA5	PA4	PA3	PA2	PA1	PA0
06	PORT B	PB7	PB6	PB5	PB4				
07	PORT C	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
0A	PCHLAT				Write buffer for high byte of PC				
0B	INTS	GIE	PEIE	TOIE	INTIE	PABIE	TOIF	INTIF	PABIF
0C	PIF1	-	ADIF	-	-	-	-	-	TMR1IF
0D	PIF2	-	C2IF	C1IF	EEIF				-
0E	TMR1L	Timer 1 Least Significant Byte							
0F	TMR1H	Timer 1 Most Significant Byte							
10	T1CTL	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	/T1SYNC	TMR1CLK	TMR1ON
1E	ADRESH	A/D Result register high byte							
1F	ADCTL0	ADFS	ADRS	CHS3	CHS2	CHS1	CHS0	GO/DONE	ADON
BANK1									
81	OPTR	PABPH	INTES	TOCS	TOSE	PSS	PS2	PS1	PS0
85	PTIO A	-	-	PORTA DATA DIRECTION REGISTER					
86	PTIO B	PORTB DATA DIRECTION REGISTER							
87	PTIO C	PORTC DATA DIRECTION REGISTER							
8C	PIE1	-	ADIE	-	-	-	-	-	TMR1IE
8D	PIE2	-	C2IE	C1IE	EEIE	-	-	-	-
8E	PWCTL	-	-	-	-	-	-	PORB	-
8F	OSCCTL	LRCE	IRCS2	IRCS1	IRCS0	-	-	-	SCS
90	EOSCCTL	ENINF	-	-	EN8M	ECKIN	OSO2E	OSC20	-
95	PAPHR	-	-	PAH5	PAH4	-	PAH2	PAH1	PAH0
96	PAINTR	-	-	PINTA5	PINTA4	PINTA3	PINTA2	PINTA1	PINTA0
97	WDTCTL	-	-	-	-	WDTPS2	WDTPS1	WDTPS0	SWDTE
9E	ADRESL	A/D Result register low byte							
9F	ADCTL1	-	ASCS2	ASCS1	ASCS0	-	-	-	-
BANK2									
10C	EEDATA	EEPROM DATA REGISTER							
10D	EEADR	EEPROM ADDRESS REGISTER							
115	PBPHR	PBH7	PBH6	PBH5	PBH4	-	-	-	-
116	PBINTR	PINTB7	PINTB6	PINTB5	PINTB4	-	-	-	-
118	VRCTL	C1VRE	C2VRE	CVRRS	FVRE	CVR3	CVR2	CVR1	CVR0
119	CM1CTL0	CM1ON	CM1OUT	CM1OE	C1INV	-	CM1R	CM1S1	CM1S0
11A	CM2CTL0	CM2ON	CM2OUT	CM2OE	C2INV	-	CM2R	CM2S1	CM2S0
11B	CM2CTL1	CM1OUT	CM2OUT	-	-	-	-	T1GSS	C2SYNC
11E	AINSEL	AINS7	AINS6	AINS5	AINS4	AINS3	AINS2	AINS1	AINS0
11F	AINSELH	-	-	-	-	AINS11	AINS10	AINS9	AINS8
BANK3									
18C	EECTL1	-	-	-	-	WRERR	WREN	WR	RD
18D	EECTL2	EEPROM control Register 2							
19E	SRCTL	SR1	SR0	CM1SEN	CM2SEN	PULSS	PULSR	-	-



## 4. 特殊功能寄存器说明

### 4.1. STATUS 状态寄存器

EN8F677Q 寄存器可以是任何指令的目标寄存器，正如其他寄存器一样。如果一条指令以 EN8F677Q 寄存器为目标寄存器，而该指令的执行将影响到 Z、HC 或 C 位，那么对这三个位的写入将被禁止。这些位是根据器件逻辑进行置 1 或清零的。此外，TO 和 PL 位是不可写入的。因此，以 STATUS 寄存器为目标寄存器的指令的执行结果，可能会与预期的不同。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RPS2	RPS1	RPS0	/TO	/PL	Z	HC	C

**Bit7:** RPS2: 寄存器页选择位

1 = 100/H---1FF/H

0 = 00/H --- FF/H

**Bit6-5:** RPS1,RPS0: 寄存器页选择位

**Bit 4:** TO: 超时位

1 = 在上电、CLRWDWT指令或SLEEP指令之后

0 = 发生WDT超时

**Bit 3:** PD: 掉电位

1 = 上电后，或者执行了CLRWDWT指令

0 = 执行了SLEEP指令

**Bit 2:** Z: 零标志位

1 = 算术或逻辑运算的结果为零

0 = 算术或逻辑运算的结果不为零

**Bit 1:** DC: 半进位/借位位（用于ADDWF和SUBWF指令）

ADDWF:

1 = 运算结果的第4低有效位发生进位

0 = 运算结果的第4低有效位未发生进位

SUBWF:

1 = 运算结果的第4低有效位未发生借位

0 = 运算结果的第4低有效位发生借位

**Bit 0:** C: 进位/借位位（用于ADDWF和SUBWF以及RRF和RLF指令）

ADDWF: SUBWF: RRF或RLF:

1 = 发生进位；1 = 未发生借位；分别装入LSb或MSb

0 = 未发生进位；0 = 发生借位

RPS1	RPS0	寄存器页
0	0	00/H --- 7F/H
0	1	80/H --- FF/H
1	0	100/H --- 17F/H
1	1	180/H --- 1FF/H

### 4.2. OPTION\_REG 选项寄存器: (81H)

OPTION 寄存器是 8 位宽的只写寄存器，包含用来配置 Timer0/WDT 预分频器和 Timer0 的控制位。通过执行 OPTION 指令，W 寄存器的内容将被传送到 OPTION 寄存器。复位将把 OPTION <7:0>置 1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
/PABPH	INTES	TOCS	TOSE	PSS	PS2	PS1	PS0

**Bit7:** PABPH: 端口 AB 上拉使能位

1 = 禁止 PA0 ~ 2 和 PA4 ~ 5 和 PB4 ~ 7 上拉

0 = 通过各个端口的锁存值使能 PA0 ~ 2 和 PA4 ~ 5 和 PB4 ~ 7 上拉

**Bit6:** INTES: PA2 中断边沿选择位

1 = PA2/INT 引脚上电平的上升沿触发中断

0 = PA2/INT 引脚上电平的下降沿触发中断

**Bit5:** TOCS: Timer0 时钟源选择位

1 = PA2 引脚上的电平变化

0 = 内部指令周期时钟

**Bit4:** TOSE: Timer0 时钟源边沿选择位

位值	TMRO比值	WDT比值
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

- 1 = PA2 引脚上电平从高到低变化时递增
- 0 = PA2 引脚上电平从低到高变化时递增

**Bit3:** PSS: 预分频器分配位

- 1 = 预分频器分配给 WDT
- 0 = 预分频器分配给 PA2

**Bit2-0:** PS<2:0>: 预分频器比选择位

#### 4.3. INTCON-中断控制寄存器: (0BH、8BH、10BH、18BH)

INTCON 寄存器是可读写寄存器, 包含对 TMR0 寄存器溢出、PA,PB 端口变化、INT 引脚中断的各种使能位和标志位。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
GIE	PEIE	TOIE	INTIE	PABIE	TOIF	INTIF	PABIF

**Bit7:** GIE: 全局中断使能位

- 1 =使能所有未屏蔽的中断
- 0 =禁止所有中断

**Bit6:** PEIE: 外设中断使能位

- 1 =使能所有未屏蔽的外设中断
- 0 =禁止所有外设中断

**Bit5:** TOIE: TMR0 溢出中断使能位

- 1 =使能 TMR0 溢出中断
- 0 =禁止 TMR0 溢出中断

**Bit4:** INTIE: INT 引脚中断使能位

- 1 =使能 INT 中断
- 0 =禁止 INT 中断

**Bit3:** PABIE: PA, PB 口变化中断允许位

- 1 =使能 PA,PB 端口电平变化时中断
- 0 =禁止 PA,PB 端口电平变化时中断

**Bit2:** TOIF: TMR0 溢出中断标志位

- 1 = TMR0 寄存器已经溢出 (必须用软件清零)
- 0 = TMR0 寄存器没有溢出

**Bit1:** INTIF: PA, PB 口变化中断标志位

- 1 =发生 PA,PB/INT 外部中断 (必须用软件清零)
- 0 =未发生 PA,PB/INT 外部中断

**Bit0:** PABIF: 端口 B 电平变化时中断标志位

- 1=发生电平变化中断 (必须用软件清零)
- 0=未发生电平变化中断

**4.4. PIE1-外设中断使能寄存器 1 (8CH)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	ADIE	-	-	-	-	-	TMR1IE

**Bit 7:** 未用: 读作 0

**Bit 5-1:** 未用: 读作 0

**Bit 6:** ADIE: A/D 转换器中断使能位

1 = 允许 A/D 转换器中断

0 = 禁止 A/D 转换器中断

**Bit 0:** TMR1IE: TMR1 溢出中断使能位

1 = 使能 TMR1 溢出中断

0 = 禁止 TMR1 溢出中断

**4.5. PIF1-外设中断寄存器 1 (0CH)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	ADIF	-	-	-	-	-	TMR1IF

**Bit 7:** 未用位: 读作 0

**Bit 5-1:** 未用: 读作 0

**Bit 6:** ADIF: A/D 转换器中断标志位

1 = A/D 转换完成

0 = A/D 转换未完成

**Bit 0:** TMR1IF: TMR1 溢出中断标志位

1 = TMR1 寄存器已溢出 (必须用软件清零)

0 = TMR1 寄存器没有溢出

**4.6. PIF2-外设中断寄存器 1 (0DH)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	CMP2IF	CMP1IF	EEIF	-	-	-	-

**Bit 7:** 未用位: 读作 0

1 = 启动 CMP1 输出改变

**Bit 6:** CMP2IF: 中断标志位

1 = 启动 CMP2 输出改变

0 = 禁止 CMP2 输出改变

**Bit 4:** EEIF: EE 中断标志位

0 = 禁止 EE 输出操作

1 = 完成 EE 输出操作

**Bit 5:** CMP1IF: 中断标志位

0 = 禁止 CMP1 输出改变

**Bit 3-0:** 未用: 读作 0

**4.7. PCON-电源控制寄存器 (8EH)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	-	-	-	-	PORB	-

**Bit7-2:** 未用: 读作 0

后发生)

**Bit1:** PORB: 上电复位状态

0 = 上电复位发生(必须设置在软件上电复位

1 = 未发生上电复位

**Bit0:** 未用: 读作 0

**4.8. INOSCR-MCU 振荡器控制寄存器 (90H)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ENINF	-	-	-	ECKIN	OSO2E	OSC2O	-

**Bit 7:** ENINF: 使能内部 RC 标志位

1 = 内部和外部 (只能在 LF 模式下) 同时使能位

**Bit 6-4:** 未用: 读作 0

**Bit 3:** ECKIN: 外部时钟输入使能位

0 = 不使能外部时钟输入

1 = 使能外部时钟输入 (必须在外部 RC 震荡

方式下设置)

**Bit 1:** OSC2O: OSC2 振荡器时钟输出使能位

1 = 使能 OSC2 在内部 RC 或者外部 RC 震荡方式下做时钟输出

0 = 不使能 OSC2 在内部 RC 或者外部 RC 震荡

**Bit 2:** OSO2E: 内部和外部震荡器同时使能位

0 = 只使用内部震荡或者外部震荡

方式下做时钟输出

**Bit 0:** 未用: 读作 0

**4.9. OSCCTL 内部震荡控制寄存器 (8FH)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
LRCE	IRCS2	IRCS1	IRCS0	-	-	-	SCS

**Bit7:** LRCE: 内部低频 128k HZ 允许位当 IRCS2~0 = 0

0 1

0 : internal RC select high power RC

1 : internal RC select low power RC and close

HIRC

**Bit6-4:** IRCS2~ IRCS0: 内部 RC 选择位

0 0 0 : 32 kHz

0 0 1 : 128 kHz

0 1 0 : 256 kHz

0 1 1 : 512 kHz

1 0 0 : 1 MHz

1 0 1 : 2 MHz

1 1 0 : 4 MHz(default)

1 1 1 : 8 MHz

**Bit0:** SCS : MCU 内部外部震荡选择位.

0 = MCU clock based on external

oscillator(type from option select)

1 = MCU clock based on internal oscillator

(When internal oscillator change to external

oscillator must wait

OST time 20ms.)

**5. IO 端口**

**5.1. PORTA 端口寄存器 (05H, 105H)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	PA5	PA4	PA3	PA2	PA1	PA0

**Bit 7-6:** 未用: 读作0

**Bit 5-0:** 通用PORTA引脚

1 =端口引脚电平>VIH

0 =端口引脚电平<VIL

**5.2. TRISA 端口控制寄存器 (85H)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	PA5	PA4	PA3	PA2	PA1	PA0

**Bit 7-6:** 未用: 读作0

**Bit 5-0:** 通用PORTA三态控制位

1 = PORTA引脚被配置为输入引脚 (三态)

0 = PORTA引脚被配置为输出引脚

注: TRISA<3> 始终读做1。

**5.3. PORTB 端口寄存器 (06H, 106H)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PB7	PB6	PB5	PB4				

**Bit 7-4:** 通用PORTB引脚

1 =端口引脚电平>VIH

0 =端口引脚电平<VIL

**Bit 3-0:** 未用: 读作0

## 5.4. TRISB 端口控制寄存器 (86H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PB7	PB6	PB5	PB4				

**Bit 7-4:** 通用PORTB三态控制位

1 = PORTB引脚被配置为输入引脚（三态）

0 = PORTB引脚被配置为输出引脚

**Bit 3-0:** 未用：读作0

## 5.5. PORTC 端口寄存器 (07H, 107H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0

**Bit 7-0:** 通用PORTC引脚

1 = 端口引脚电平 > V<sub>IH</sub>

0 = 端口引脚电平 < V<sub>IL</sub>

## 5.6. TRISC 端口控制寄存器 (87)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0

**Bit 7-4:** 通用PORTC三态控制位

1 = PORTC引脚被配置为输入引脚（三态）

0 = PORTC引脚被配置为输出引脚

## 5.7. PAPHR 上拉寄存器：（95H）

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	PHA5	PHA4	-	PHA2	PHA1	PHA0

**Bit 7-6:** 未用：读作0

**Bit 5-4:** PORTA 上拉控制位

0 = 上拉不使能

1 = 上拉使能

**Bit 3:** 未用：读作0

**Bit 2-0:** PORTA 上拉控制位

0 = 上拉不使能

1 = 上拉使能

## 5.8. PAINTR-PORTA 端口变化中断控制寄存器：（96H）

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	PINTA5	PINTA4	PINTA3	PINTA2	PINTA1	PINTA0

**Bit 7-6:** 未用：读作0

**Bit5-0:** PORTA 电平变化中断使能位

0 = 电平变化中断不使能

1 = 电平变化中断使能

## 5.9. PPHR 上拉寄存器: (115H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PHB7	PHB6	PHB5	PHB4	-	-	-	-

**Bit 7-4:** PORTB 上拉控制位

0 = 上拉不使能

1 = 上拉使能

**Bit 3-0:** 未用: 读作0

## 5.10. PBINTR-PORTB 端口变化中断控制寄存器: (116H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PINTB7	PINTB6	PINTB5	PINTB4	-	-	-	-

**Bit 7-4:** PORTB 电平变化中断使能位

0 = 电平变化中断不使能

1 = 电平变化中断使能

**Bit 3-0:** 未用: 读作0

## 6. TMR0 模块

Timer0 模块具有如下特征:

- 8 位定时器/计数器寄存器, TMR0
- 可读/写
- 8 位软件可编程预分频器
- 内部或外部时钟选择:
  - 外部时钟的边沿选择与 TMR0 相关寄存器

## 6.1. TMR0 寄存器(01H)

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
01H	TMR0	TMR0-8 位实时时钟/计数器							
地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
01H	TMR0	TMR0-8 位实时时钟/计数器							

## 7. TIMER1 模块

16 位定时器/计数器 (TMR1H:TMR1L)

- 可读写
- 内部或外部时钟选择
- 同步或异步操作
- 从 FFFFh 到 0000h 的溢出中断
- 溢出时唤醒 (异步模式)
- 可选择外部使能输入 (T1G)
- 可选 LP 振荡器

## 7.1. TIMER1L 寄存器(0EH)

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0EH	TIMER1L	低八位计数器							

## 7.2. TIMER1H 寄存器(0FH)

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0FH	TIMER1H	高八位计数器							

## 7.3. T1CON—TIMER1 控制寄存器(10H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	/T1SYNC	TMR1CLK	TMR1ON

**Bit7:** T1GINV TMR1 栅反转点

0=有源低

1=有源高

**Bit6:** TMR1GE: Timer1 选通使能位

如果 TMR1ON = 0: 此位被忽略

如果 TMR1ON = 1:

1 = 启动 Timer1

0 = 禁止 Timer1

**Bit5-4:** T1CKPS1:T1CKPS0: Timer1 输入时钟预分频

选择位

11 = 预分频值为 1:8

10 = 预分频值为 1:4

01 = 预分频值为 1:2

00 = 预分频值为 1:1

**Bit3:** T1OSCEN: LP 振荡器使能控制位

如果不带 CLKOUT 振荡器的 INTOSC 处于激活状态:

1 = LP 振荡器使能作为 Timer1 的时钟源

0 = LP 振荡器关闭

**Bit2:** T1SYNC: TMR1CLK = 1:

1 = 不与外部时钟输入同步

0 = 与外部时钟输入同步

TMR1CLK = 0: 此位被忽略。

0 = 内部时钟 (FOSC/4)

**Bit1:** TMR1CLK:

1 = 使用来自 PC0 引脚 (在上升沿) 上的外部时钟

**Bit0:** TMR1ON: Timer1 启动控制位

1 = 使能 Timer1

0 = 停止 Timer1

否则: 此位被忽略

## 7.4. PSTA-电源控制寄存器(8EH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	-	-	-	-	-	PORB	-

**Bit 7-2:** 未用: 读作0

**Bit1:** PORB: 上电复位状态位

0=上电复位发生 (电源复位发生后必须在软件中设置)

1=没有上电复位发生

**Bit 0:** 未用: 读作0

## 8. 比较器模块

EN8F677Q 器件有两个模拟比较器。比较器的输入端与 GPO 和 GP1 引脚复用。模块中带有片上比较器参考电压, 该电压也可作为比较器的输入电压。此外, 可以将 GP2 配置为比较器的输出引脚。

**8. 1. VRCTL-比较器电源寄存器(118H)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
C1VRE	C2VRE	CVRRS	FVRE	CVR3	CVR2	CVR1	CVR0

**Bit 7:** C1VRE 比较器 1 电压参考允许位

- 0 = fixedverf connect to C1vref input
- 1 = Cvref on and connect to C1vref input

**Bit 6:** C2VRE: 比较器 2 电压参考允许位

- 0 = fixedverf connect to C2vref input
- 1 = Cvref on and connect to C2vref input

**Bit 5:** CVRRS: 比较器参考电压范围选择位

- 0 = High range ; CVref = Vdd/4 + (CVR3:CVR0/32)\*Vdd
- 1 = Low range ; CVref = (CVR3:CVR0/24)\*Vdd

**Bit 4:** FVRE: Fixed reference enable bit

- 0 = disable
- 1 = enable

**Bit 3-0:** CVR3~CVR0: 比较器电压参考值选择

- When CVRRS = 0, CVref = Vdd/4 + (CVR3:CVR0/32)\*Vdd
- When CVRRS = 1, CVref = (CVR3:CVR0/24)\*Vdd

**8. 2. CM1CTL0-比较器控制寄存器(119H)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CM1ON	CM1OUT	CM1OE	CMOINV	-	CM1R	CM1CH1	CM1CH0

**Bit7:** 比较器 1 使能位

- 1= 比较器 1 使能
- 0=禁止比较器 1 使能

**Bit6:** CM1OUT: 比较器输出位

- 当 CMOINV = 0 时:
- 1 = VIN+ > VIN-
- 0 = VIN+ < VIN-

当 CMOINV = 1 时:

- 1 = VIN+ < VIN-
- 0 = VIN+ > VIN

**Bit5:** 比较器 1 使能位

- 1 = PA2 为 c1out 引脚
- 0 = c1out 是仅限内部

**Bit4:** CMOINV: 比较器输出翻转位

- 1 = 输出翻转
- 0 = 输出不翻转

**Bit3:** 未用位: 读作 0

**Bit2:** 比较器 1 referenct 选择

- 0: C1 +连接到 C1 +IN pin
- 1: C1 +连接到 c1vref

**Bit1-0:** CM2:CM0: 比较器 1 通道选择

- 1 1 = cm1vin c-in3 引脚连接到 PIN
- 1 0 = cm1vin c-in2 引脚连接到 PIN
- 0 1 = cm1vin c-in1 引脚连接到 PIN
- 0 0 = cm1vin c-in0 引脚连接到 PIN



### 8.3. CM2CTL0-比较器控制寄存器(11AH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CM2ON	CM2OUT	CM2OE	CMOINV	-	CM2R	CM2CH1	CM2CH0

- Bit 7:** CM1ON,比较器 1 使能位  
 0 = Output not inverted  
 1 = Comparator 1 is enabled  
 1 = Output inverted  
 0 = Comparator 1 is disabled
- Bit 6:** CM2OUT: 比较器 2 输出位  
 When CMOINV = 0  
 1 = C2+ connected to C2+IN pin  
 1 = Output inverted  
 0 = C2+ connected to C2VREF
- Bit 5:** CM2OE,比较器 2 输出允许位  
 1 = PC4 as C1OUT pin  
 0 = C1OUT is internal only
- Bit 4:** CMOINV,比较器 2 输出翻转位  
 1 = Vin+ > Vin- ; 0 = Vin+ < Vin-  
 When CMOINV = 1  
 1 = Vin+ < Vin- ; 0 = Vin+ > Vin-
- Bit 2:** CM2R,比较器 2 参考选择  
 0: C2+ connected to C2+IN pin  
 1: C2+ connected to C2VREF
- Bit 1-0:** CM2R,比较器 2 通道选择  
 1 1 = CM2Vin- connects to C-IN3 PIN  
 1 0 = CM2Vin- connects to C-IN2 PIN  
 0 1 = CM2Vin- connects to C-IN1 PIN  
 0 0 = CM2Vin- connects to C-IN0 PIN

### 8.4. CM2CTL1-比较器控制寄存器(11BH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CM1OUT	CM2OUT	-	-	-	-	T1GSS	C2SYNC

- Bit7:** CM1OUT,比较器 1 输出位  
 1 = Comparator 1 is enabled  
 0 = Comparator 1 is disabled
- Bit6:** CM2OUT: 比较器 2 输出位
- Bit1:** T1GSS: Timer1 Gate Select bit.  
 1 = Timer1 gate is T1G pin  
 0 = Timer1 gate is comparator 2 sync out.
- Bit0:** C2SYNC: 比较器 2 输出同步位  
 1 = Output is sync. to Timer1 falling edge  
 0 = Output is asynchronous.

### 8.5. SRCTL-SR 锁存控制寄存器(19EH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SR1	SR0	CM1SEN	CM2SEN	PULSS	PULSR	-	-

- Bit7:** SR 比较器 2 输出选择位  
 1 = C2OUT pin is the latch QN  
 0 = C2OUT pin is the comparator 2 output
- Bit6:** SR0: 比较器 1 输出选择位  
 1 = C1OUT pin is the latch Q  
 0 = C1OUT pin is the comparator 1 output
- Bit5:** CM1SEN: 比较器 1 输出设置允许位  
 1 = comparator 1 output resets SR latch  
 0 = Not effect on SR latch
- Bit4:** CM2SEN: 比较器 2 输出设置允许位
- Bit3:** PULSS: SR 锁存设置位  
 1 = Triggers pulse generator to set SR latch,then immediately reset by hardware.  
 0 = Not effect on SR latch
- Bit2:** PULSR: SR 锁存设置位  
 1 = Output is sync. to Timer1 falling edge  
 0 = Output is asynchronous.
- Bit1-0:** 未用: 读作0

## 9. 数模转换器 (AD) 模块

模数转换器 (A/D) 可以将模拟输入信号转换为表示该信号的一个 10 位 2 进制数。EN8F677Q 有四个模拟输入通道, 并复用到一个采样保持电路。采样保持电路的输出与模数转换器的输入相连。模数转换器通过逐次逼近比较产生二进制数, 并将结果存入 10 位寄存器。可用软件选择转换所使用的参考电压为 VDD 或者是 VREF 引

脚提供的电压。

### 9.1. ADCTL0-AD 控制寄存器(1FH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADFS	ADRS	CHS3	CHS2	CHS1	CHS0	GO/DONE	ADR UN

**Bit7:** ADFS: A/D 结果格式选择位

1 = 右对齐

0 = 左对齐

0 1 1 0 = Channel AN6 (PC2)

0 1 1 1 = Channel AN7 (PC3)

1 0 0 0 = Channel AN8 (PC6)

**Bit6:** ADRS A / D 电压参考点

0 = VDD

1 = VREF 引脚

1 0 0 1 = Channel AN9 (PC7)

1 0 1 0 = Channel AN10 (PB4)

1 0 1 1 = Channel AN11 (PB5)

**Bit5-2:** CHS0-CHS3: 模拟通道选择位

0 0 0 0 = Channel AN0 (PA0)

0 0 0 1 = Channel AN1 (PA1)

0 0 1 0 = Channel AN2 (PA2)

0 0 1 1 = Channel AN3 (PA4)

0 1 0 0 = Channel AN4 (PC0)

0 1 0 1 = Channel AN5 (PC1)

**Bit1:** GO/DONE: A/D 转换状态位

1 = A/D 转换正在进行。将该位置 1 可启动

A/D 转换(当 A/D 转换完成以后该位由硬件自动清零)

0 = A/D 转换已完成/未进行

**Bit0:** ADR UN: A / D 转换使能位

1 = A/D 转换器模块正在运行

0 = A/D 转换器被关闭且不消耗工作电流

### 9.2. ADCTL1-模拟选择寄存器(9FH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	ASCS2	ASCS1	ASCS0	-	-	-	-

**Bit7:** 未用位: 读作 0

**Bit6-4:** ASCS<2:0>: A/D 转换时钟选择位

000 = FOSC/2

001 = FOSC/8

010 = FOSC/32

x11 = 选择由外部振荡器模式

RC:FOSC / 2 LF:FOSC / 2 XT:FOSC / 8 HF:FOSC/32

100 = FOSC/4

101 = FOSC/16

110 = FOSC/64

**Bit3-0:** 未用位: 读作 0

注 1: A / D 转换时钟 (1 点) 必须选择以确保之间最小 1.6us 一点点最大 8us

### 9.3. ADRESH-AD 结果寄存器高字节(1EH)

A/D 转换结果寄存器高 8 bits 或 2 bits

### 9.4. ADRESL-AD 结果寄存器高字节(9EH)

A/D 转换结果寄存器低 8 bits 或 2 bits

### 9.5. AINSEL-模拟输入低通道选择(11EH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
AINS7	AINS6	AINS5	AINS4	AINS3	AINS2	AINS1	AINS0

## 9.6. AINSELH-模拟输入高通道选择(11FH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	-	-	AINS11	AINS10	AINS9	AINS8

## 10. 数据 EEPROM 存储器

数据 EEPROM 存储器在整个 VDD 范围内正常运行时是可读写的。其存储器并不直接映射到寄存器文件空间，而是通过特殊功能寄存器来间接寻址。有四个 SFR 用于读写该存储器，它们是：

- EECTL1
- EECTL2 （非实际存在的寄存器）
- EEDATA
- EEADR

EEDATA 内存放 8 位读写数据，而 EEADR 寄存器存放要访问的 EEPROM 地址 EN8F675 器件有 128 字节的数据 EEPROM 存储器，寻址范围从 0h 到 7Fh

### 10.1. EEDATA-EEPROM 数据寄存器(10CH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
EED7	EED6	EED5	EED4	EED3	EED2	EED1	EED0

### 10.2. EEADR-EEPROM 地址寄存器(10DH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
EEAD7	EEAD6	EEAD5	EEAD4	EEAD3	EEAD2	EEAD1	EEAD0

### 10.3. EECTL1-EEPROM 控制寄存器(18CH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	-	-	WRERR	WREN	WR	RD

**Bit7-4:** 未实现：读为 0

**Bit3:** WRERR: EEPROM 错误标志位

1 = 写操作被过早终止（正常操作中任何 MCLR 复位或任何 WDT 复位，或由于 BOR 复位）

0 = 写操作完成

**Bit2:** WREN: EEPROM 写操作使能位

1 = 允许写操作

0 = 禁止向数据 EEPROM 执行写操作

**Bit1:** WR: 写操作控制位

1 = 启动一次写操作（写操作完成时此位由硬件清零。WR 位只能用软件置 1，不能清零。）

0 = 向数据 EEPROM 进行的写操作完成

**Bit0:** RD: 读操作控制位

1 = 启动一次存储器读操作（RD 位由硬件清零，只能用软件置 1，不能清零。）

0 = 不启动对存储器的读操作

### 10.4. EECTL2-EEPROM 控制寄存器(18DH)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
不是实际存在的寄存器，读为 0							

When write data to the EEPROM must write 55/H to EECON2,

and writ AA/H to EECON2 then set WR bit;

the EEPROM can write data inside for write each byte.

## 11. 指令集

指令码	助记符	功能	操作	状态标志
010000 00000000	NOP	空操作	无	
010000 00000001	CLRWDT	清看门狗定时器	0→WT	TF、PF
010000 00000010	SLEEP	睡眠方式	→WT 振荡停止	TF、PF
010000 00000011	OPTION	W到TMODE寄存器	OPTION	无
010000 00000100	RET	返回	堆栈→PC	无
010000 00000rrr	TRIS R	控制 I/O 口寄存器	W→TRIS	无
010001 lrrrrrrr	STWR R	存储 W 到寄存器中	W→R	无
011000 trrrrrrr	LDR R, T	送寄存器	R→t	Z
111010 iiiiiiiii	LDWI I	送立即数到 W	I→W	无
010111 trrrrrrr	SWAPR R, T	高低四位交换	R(0~3) →R(4~7) →t	无
011001 trrrrrrr	INCR R, T	寄存器加 1	R+1→t	Z
011010 trrrrrrr	INCRSZ R, T	增 1, 为零跳转	R+1→t	无
011011 trrrrrrr	ADDWR R, T	W 与寄存器相加	W+R→t	C、HC、Z
011100 trrrrrrr	SUBWR R, T	寄存器减去 W	R-W→t (R+/W+1→t)	C、HC、Z
011101 trrrrrrr	DECR R, T	寄存器减 1	R-1→t	Z
011101 trrrrrrr	DECRSZ R, T	减 1 为零跳转	R-1→t	无
010010 trrrrrrr	ANDWR R, T	W 与寄存器相与	R∧W→t	Z
110100 iiiiiiiii	ANDWI I	W 与立即数相与	i∧W→W	Z
010011 trrrrrrr	IORWR R, I	W 与寄存器相或	R∨W→t	Z
110101 iiiiiiiii	IORWI I	W 与立即数相或	I∨W→W	Z
010100 trrrrrrr	XORWR R, T	W 与寄存器相异或	R⊕W→t	Z
110110 iiiiiiiii	XORWI I	W 与立即数相异或	i⊕W→W	Z
011111 trrrrrrr	COMR R, T	取反	/R→t	Z
010110 trrrrrrr	RRR R, T	带进位循环右移	R(n) →R(n-1) C→R(7) R(0) →C	C
010101 trrrrrrr	RLR R, T	带进位循环左移	R(n) →R(n-1) C→R(0) R(7) →C	C
010000 1xxxxxxx	CLRW	工作寄存器清 0	0→W	Z
010001 0rrrrrrr	CLRR R	寄存器清 0	0→R	Z
0000bb brrrrrrr	BCR R, B	位清除	0→R(b)	无
0010bb brrrrrrr	BSR R, B	置位	1→R(b)	无
0001bb brrrrrrr	BTSC R, B	如果 R(b)=0 则跳转	Skip if R(b)=0	无
0011bb brrrrrrr	BTSS R, B	如果 R(b)=1 则跳转	Skip if R(b)=1	无
1000nn nnnnnnnn	LCALL N	长调用子程序	n→PC PC+1→Stack	无
1010nn nnnnnnnn	LJUMP N	长跳转	n→PC	无
110000 nnnnnnnn	CALL N	调用子程序	n→PC PC+1→Stack	无
110001 iiiiiiiii	RTIW I	返回, 将立即数放入 W 中	Stack →PC i→W	无
11001n nnnnnnnn	JUMP N	跳转	n→PC	无

## 11.1 电气特征 (温度=25 °C)

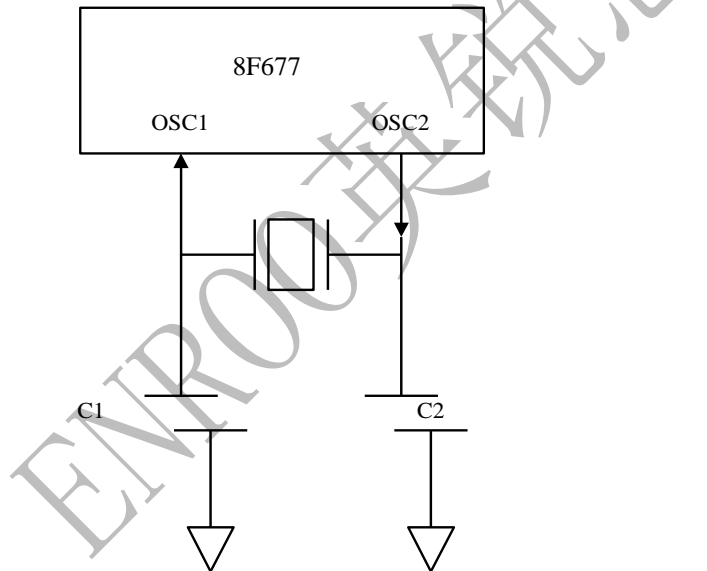
符号	说明	状态	最小	标准	最大	单位	
Vdd	工作电压		2.0		6.3	V	
VIL	输入低电压	Vdd=5V	-0.6		1.0	V	
VIH	输入高电压	Vdd=5V Vdd=3V	2.0 1.5		Vdd Vdd	V	
IIL	泄漏电流	Vdd=5V			+/-1	μA	
VOL	Output Low Voltage PA(ext PA3), PB, PC	Vdd=5V, IOL=20mA		0.6		V	
		Vdd=5V, IOL=5mA		0.2		V	
VOH	Output High Voltage PA(ext PA3), PB, PC	Vdd=5V, IOH= -20mA		3.3		V	
		Vdd=5V, IOH= -5mA		4.5		V	
*Rph	PA(ext PA3),PB 上拉高电阻	Vdd=5V		20k		Ω	
Isp	睡眠电流 OSC TYPE:IRC PUT:75ms WDT: 使能 PED:Disable	Vdd=2.5 V		1		μA	
		Vdd=3.0 V		1.5		μA	
		Vdd=4.0 V		3.6		μA	
		Vdd=5.0 V		6.4		μA	
		Vdd=6.0 V		10.2		μA	
Imax	最大输出电流 PA(ext PA3), PB, PC	Vdd=5V	拉电流		30		mA
			灌电流		50		
		Vdd=3V	拉电流		10		mA
			灌电流		20		
Idd 1	工作电流 1 OSC TYPE:HF PUT:75ms WDT: 使能 PED: 不使能	4MHz	Vdd=5V		1.5		mA
					400		
		10MHz	Vdd=5V		2.0		mA
					750		
20MHz	Vdd=5V		3		mA		
			1.5				

符号	说明	状态		最小	标准	最大	单位
Idd 2	工作电流 2 OSC TYPE:LF with 50p PUT:75ms WDT,PED: 不使能 无负载	32KHz	V <sub>dd</sub> =2.5 V		15		uA
			V <sub>dd</sub> =3.0 V		20		uA
			V <sub>dd</sub> =5.0 V		90		uA
Idd 3	工作电流 3 OSC TYPE:RC PUT:0ms WDT,PED: 不使能 无负载	4MHz	V <sub>dd</sub> =5.0v V <sub>dd</sub> =		1.5 700		mA uA
		500kHz	V <sub>dd</sub> =5.0v V <sub>dd</sub> =		300 100		uA
Idd 4	工作电流 4 OSC TYPE:IRC PUT:0ms WDT,PED: 不使能 无负载	4MHz	V <sub>dd</sub> =2.5 V V <sub>dd</sub> =3.0 V V <sub>dd</sub> =5.0 V		350 450 850		uA
Idd 5	工作电流 5 OSC TYPE:IRC PUT:0ms WDT,PED: 不使能 无负载	1MHz	V <sub>dd</sub> =2.5 V V <sub>dd</sub> =3.0 V V <sub>dd</sub> =5.0 V		190 220 410		uA
Idd 6	工作电流 6 OSC TYPE:LIRC PUT:0ms WDT,PED: 不使能 无负载	32kHz	V <sub>dd</sub> =2.5 V V <sub>dd</sub> =3.0 V V <sub>dd</sub> =5.0 V		11 18 65		uA
Twdt	基本 WDT 时间溢出周期	V <sub>dd</sub> =2.5 V			24.3		mS
		V <sub>dd</sub> =3.0 V			22.3		mS
		V <sub>dd</sub> =4.0 V			19.6		mS
		V <sub>dd</sub> =5.0 V			17.9		mS
		V <sub>dd</sub> =5.5 V			17.4		mS

\* 以上上拉电阻值仅供参考，电阻的准确值取决于不同的制程参数.但各种值不会超过 **20%**.

### 11.2.晶振外接电容选择

振荡类型	共振频率	C1	C2
HF	20 MHz	5 pF ~10 pF	10 pF ~30 pF
	10 MHz	10 pF ~50 pF	20 pF ~100 pF
	4 MHz	10 pF ~50 pF	20 pF ~100 pF
XT	10 MHz	10 pF ~30 pF	10 pF ~50 pF
	4 MHz	10 pF ~50 pF	20 pF ~100 pF
	1 MHz	10 pF ~30 pF	20 pF ~50 pF
LF	1 MHz	3 pF ~5 pF	3 pF ~5 pF
	455 K	10 pF ~30 pF	20 pF ~50 pF
	32 K	10 pF ~20 pF	15 pF ~30 pF

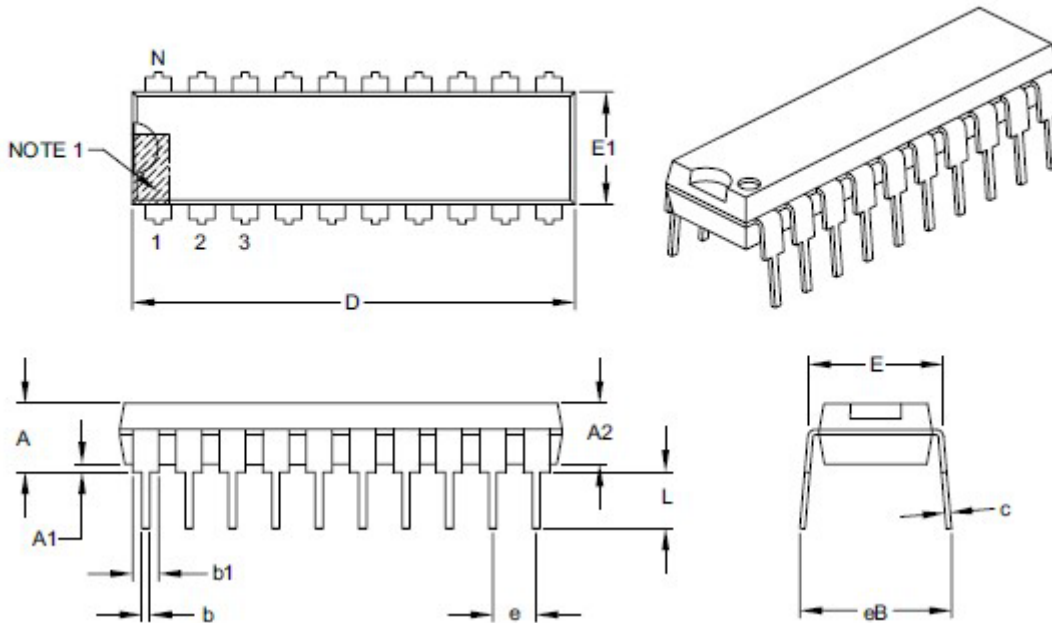


为了增强振荡器的稳定性和抗噪声的能力，以上所示的电容值只供参考，但是较大的电容也可以增加起振时间

## 12. 封装信息

### 12.1. DIP20 封装参数

**Note:** For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Unit		INCHES		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	20		
Pitch	e	0.100BSC		
Top to Seating Plane	A	—	—	0.21
Molded Package Thickness	A2	0.115	0.13	0.195
Base to Seating Plane	A1	0.015	—	—
Shoulder Package Width	E	0.3	0.31	0.325
Molded Package Width	E1	0.24	0.25	0.28
Overall Length	D	0.98	1.03	1.06
Tip to Seating Plane	L	0.115	0.13	0.15
Lead Thickness	c	0.08	0.01	0.015
Upper Lead Width	b1	0.045	0.06	0.07
Lower Lead Width	b	0.014	0.018	0.022
Overall Row Spacing	eB	—	—	0.43

**Notes:**

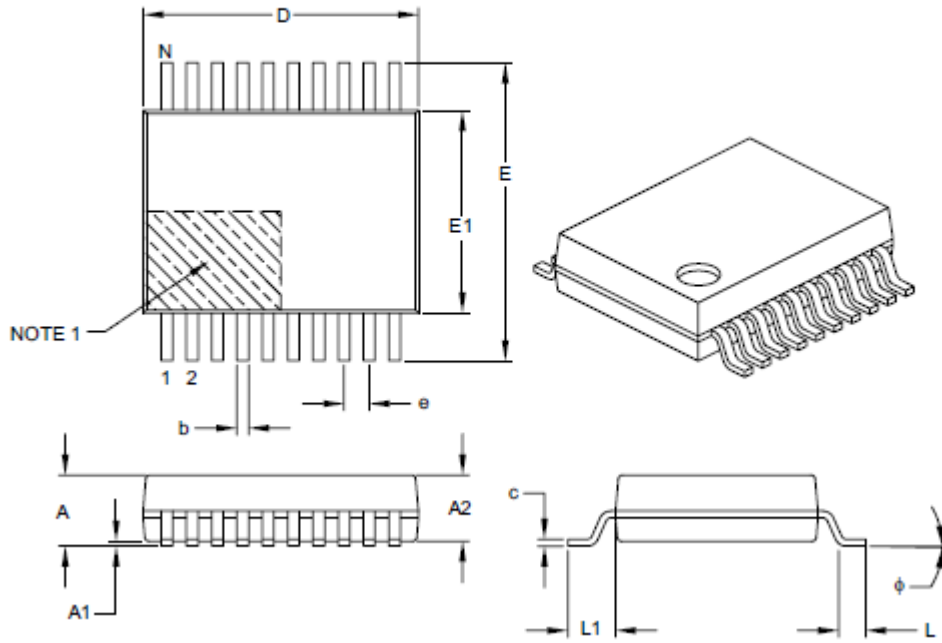
- Pin 1 visual index feature may vary, but must be located within the hatched area.
- \$ Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010\* per side.
- Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.



12.2. SSOP20 封装参数

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Unit		MILLMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	20		
Pitch	e	0.65BSC		
Overall Height	A	—	—	2
Molded Package Thickness	A2	1.65	1.75	1.85
Standoff	A1	0.05	—	—
Overall Width	E	7.4	7.8	8.2
Molded Package Width	E1	5	5.3	5.6
Overall Length	D	6.9	7.2	7.5
Foot Length	L	0.55	0.75	0.95
Footprint	L1	1.25 REF		
Lead Thickness	c	0.09	—	0.25
Foot Angle	φ	0°	4°	8°
Lead Width	b	0.22	—	0.4

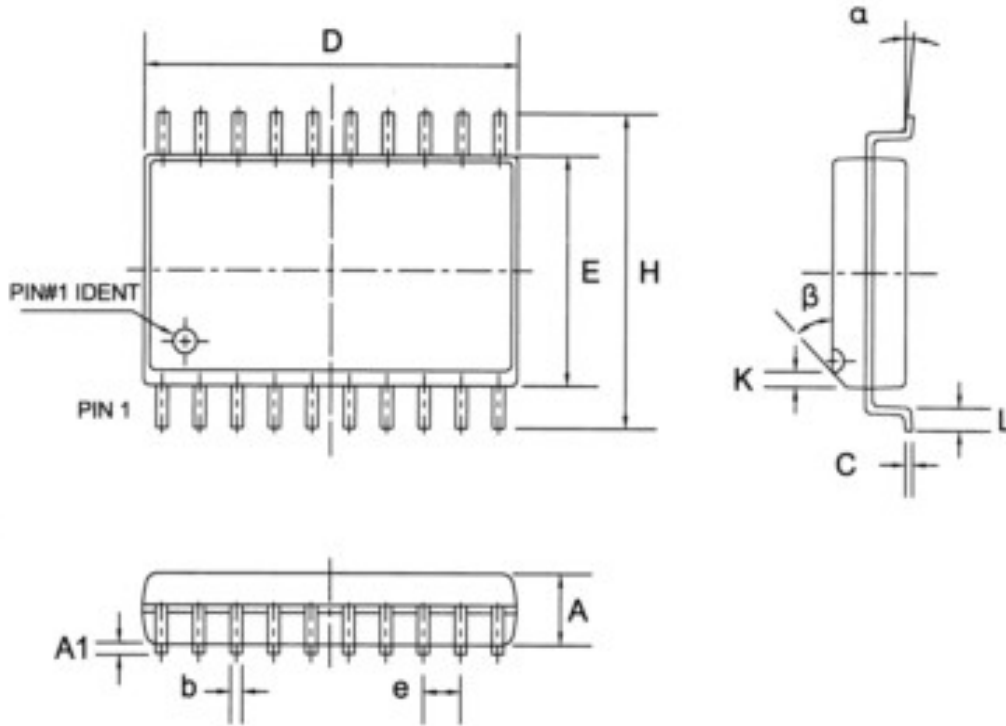
**Notes:**

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.20mm per side.
- Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

12.3. SOP20 封装参数

SOP-20 DIMENSION (FIG. NO. DIM-SOP20-0103-A)



Symbol	Dimensions In Millimeters			Dimensions In Inches		
	Min	Mon	Max	Min	Mon	Max
A	2.15	2.35	2.55	0.085	0.093	0.1
A1	0.05	0.15	0.25	0.002	0.006	0.01
b	—	0.4	—	—	0.016	—
C	—	0.25	—	—	0.01	—
D	12.4	12.7	13	0.488	0.5	0.512
E	7.4	7.65	7.9	0.291	0.301	0.311
e	—	1.27	—	—	0.05	—
H	10.15	10.45	10.75	0.4	0.411	0.423
K	—	0.5	—	—	0.02	—
L	0.6	0.8	1	0.024	0.031	0.039
α	0°	—	8°	0°	—	8°

智能电子产品整体解决方案商，单片机集成芯片定制！  
缔造价值，让“芯”方案更智能！

全球销售及服务网点联系信息：

深圳市英锐恩科技有限公司

ENROO-TECH (SHENZHEN) CO.,LTD

中国·深圳市龙岗区环城南路坂田国际中心 C2 栋 8 楼 815

Enroo-Tech Technologies CO., Limited

香港新界葵涌工业街 24-28 号威信物流中心 13 楼 A 室

联系电话：86-755-82543411,83167411,83283911,88845951

联系传真：86-755-82543511

全国热线：4007-888-234

联系邮件：[enroo@enroo.com](mailto:enroo@enroo.com)

公司网站：<http://www.enroo.com> <http://www.enroo-tech.com>

企业官网二维码



企业公众号二维码

